

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-338376  
 (43)Date of publication of application : 10.12.1999

(51)Int. Cl. G09F 9/00  
 G02F 1/1345  
 G02F 1/136

(21)Application number : 11-072641 (71)Applicant : SHARP CORP  
 (22)Date of filing : 17.03.1999 (72)Inventor : NAGATA HISASHI  
 SHIMADA NAUYUKI  
 AKEHI YASUNAO  
 TACHIBANA MAKOTO

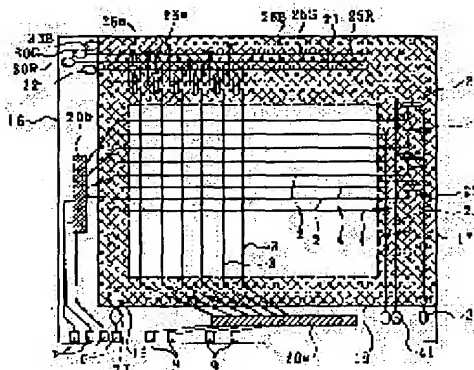
(30)Priority  
 Priority number : 10 82019 Priority date : 27.03.1998 Priority country : JP

## (54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY PANEL AND INSPECTION METHOD THEREOF

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide an active matrix type liquid crystal display panel permitting to achieve inspection with better accuracy by monochromatic display, and prevent defective products from flowing out, and reduce production cost without increase in unnecessary areas, cutting process thereof, and defective products.

SOLUTION: Inspection use TFTs 26a, 26b for switching display signals for inspection or scanning signals for inspection are individually connected with each of plural data lines 3 and scanning lines 2. And, a display signal line 21 for inspection for supplying a display signal for inspection to TFTs 26 for inspection connected with the data lines 3 is connected with each element in common, while three control signal lines 25R, 25G, 25B for inspection for inputting control signals to switch ON-OFF the TFTs 26a for inspection are provided in accordance with the display colors.



## LEGAL STATUS

[Date of request for examination] 27.07.2001  
 [Date of sending the examiner's decision of rejection]  
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
 [Date of final disposal for application]  
 [Patent number]  
 [Date of registration]  
 [Number of appeal against examiner's decision of rejection]  
 [Date of requesting appeal against examiner's decision of rejection]  
 [Date of extinction of right]

Copyright (C): 1998, 2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-338376

(43) 公開日 平成11年(1999)12月10日

(51) Int.Cl.<sup>5</sup>

識別記号

F I

G 0 9 F 9/00

3 5 2

G 0 9 F 9/00

3 5 2

G 0 2 F 1/1345

G 0 2 F 1/1345

1/136

5 0 0

1/136

5 0 0

審査請求 未請求 請求項の数42 O L (全 49 頁)

(21) 出願番号 特願平11-72641

(22) 出願日 平成11年(1999) 3月17日

(31) 優先権主張番号 特願平10-82019

(32) 優先日 平10(1998) 3月27日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 永田 尚志

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72) 発明者 島田 尚幸

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72) 発明者 明比 康直

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(74) 代理人 弁理士 原 謙三

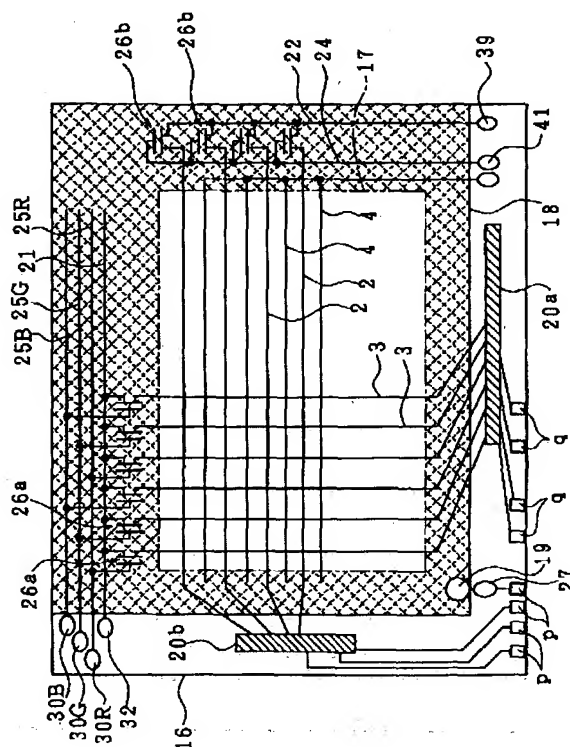
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示パネル及びその検査方法

(57) 【要約】

【課題】 不要な領域の増加やその切断にかかる工程増加や不良増加を招くことなく、単色表示によるより精度のよい検査を実現して不良品流出の防止や生産コストの軽減を図り得るアクティブマトリクス型液晶表示パネルを提供する。

【解決手段】 複数のデータ線3及び走査線2のそれぞれに個別に、検査用の表示信号又は検査用の走査信号の供給をスイッチングするための検査用TFT 26a・26bを接続する。そして、データ線3に接続された検査用TFT 26aに検査用の表示信号を供給する検査用表示信号線21を、各該素子共通に接続する一方、検査用TFT 26aを導通・遮断する制御信号を入力する検査用制御信号線は、表示色に併せて25R・25G・25Bの3本設ける。



**【特許請求の範囲】**

**【請求項1】** 絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線に、検査用の表示信号の供給をスイッチングするためのデータ線検査用スイッチング素子が個別に接続されており、

各データ線検査用スイッチング素子には、データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が共通に配設されると共に、検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が、隣接するデータ線に異なる制御信号が入力されるように複数本配設されていることを特徴とするアクティブマトリクス型液晶表示パネル。

**【請求項2】** データ線に接続されたデータ線検査用スイッチング素子に複数本配設された前記データ線検査用制御信号線は、データ線検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されていることを特徴とする請求項1に記載のアクティブマトリクス型液晶表示パネル。

**【請求項3】** 絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線に、検査用の表示信号の供給をスイッチングするためのデータ線検査用スイッチング素子が個別に接続されており、

各データ線検査用スイッチング素子には、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設されると共に、データ線検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されていることを特徴とするアクティブマトリクス型液晶表示パネル。

**【請求項4】** データ線に接続されたデータ線検査用スイッチング素子に複数本配設された前記検査用表示信号線は、データ線検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されていることを特徴とする請求項3に記載のアクティブマトリクス型液晶表示パネル。

**【請求項5】** 前記複数の走査線に、検査用の走査信号の

供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、

走査線に接続された各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線、及び該走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が配設されていることを特徴とする請求項1ないし4の何れか1項に記載のアクティブマトリクス型液晶表示パネル。

**【請求項6】** 走査線に接続された各走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる検査用の走査信号が入力されるように複数本配設されていることを特徴とする請求項5に記載のアクティブマトリクス型液晶表示パネル。

**【請求項7】** データ線に接続されたデータ線検査用スイッチング素子に制御信号を入力する前記データ線検査用制御信号線と、走査線に接続された走査線検査用スイッチング素子に制御信号を入力する前記走査線検査用制御信号線とが、前記絶縁性基板上で電気的に接続されていることを特徴とする請求項5又は6に記載のアクティブマトリクス型液晶表示パネル。

**【請求項8】** 前記データ線検査用スイッチング素子が導通状態にある時の、該データ線検査用スイッチング素子のソースドレイン間の抵抗値が、隣接するデータ線間のリーク抵抗値、もしくは、走査線-データ線間のリーク抵抗値の5%以下であることを特徴とする請求項3または4に記載のアクティブマトリクス型液晶表示パネル。

**【請求項9】** 前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、

各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、

前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が、隣接する走査線間のリーク抵抗値、隣接するデータ線間のリーク抵抗値、もしくは、走査線-データ線間のリーク抵抗値の5%以下であることを特徴とする請求項3または4に記載のアクティブマトリクス型液晶表示パネル。

**【請求項10】** 前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、

各走査線検査用スイッチング素子には、該走査線検査用



スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線、及び該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が配設されていると共に、隣接する各走査線間に補助容量配線が走査線と並行に配設されており、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が、隣接するデータ線間のリーク抵抗値、走査線－補助容量配線間のリーク抵抗値、データ線－補助容量配線間のリーク抵抗値、もしくは、走査線－データ線間のリーク抵抗値の5%以下であることを特徴とする請求項3または4に記載のアクティブマトリクス型液晶表示パネル。

【請求項11】前記データ線検査用スイッチング素子が導通状態にある時の、該データ線検査用スイッチング素子のソースドレイン間の抵抗値が500kΩ以下であることを特徴とする請求項3または4に記載のアクティブマトリクス型液晶表示パネル。

【請求項12】前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が500kΩ以下であることを特徴とする請求項3または4に記載のアクティブマトリクス型液晶表示パネル。

【請求項13】前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線、及び該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が配設されていると共に、隣接する各走査線間に補助容量配線が走査線と並行に配設されており、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が500kΩ以下であることを特徴とする請求項3または4に記載のアクティブマトリクス型液晶表示パネ

ル。

【請求項14】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、

各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、

各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、

液晶表示パネル駆動時には、前記データ線検査用制御信号線または走査線検査用制御信号線に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子を遮断する電圧がそれぞれ印加されることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項15】前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、

前記データ線検査用制御信号線及び／又は前記走査線検査用制御信号線が、前記外部回路を駆動するための前記配線の内、接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線に接続されていることを特徴とする請求項14に記載のアクティブマトリクス型液晶表示パネル。

【請求項16】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接

続されており、

各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、

各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、

前記データ線検査用制御信号線または前記走査線検査用制御信号線の信号入力点と、該データ線検査用制御信号線または走査線検査用制御信号線が接続されているデータ線検査用スイッチング素子群または走査線検査用スイッチング素子との間に、抵抗素子が設けられていることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項17】前記データ線検査用制御信号線及び／または前記走査線検査用制御信号線と接続された、前記の接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線と、該データ線検査用制御信号線及び／または走査線検査用制御信号線が接続されているデータ線検査用スイッチング素子群及び／または走査線検査用スイッチング素子群との間に、抵抗素子が設けられていることを特徴とする請求項15に記載のアクティブマトリクス型液晶表示パネル。

【請求項18】前記抵抗素子は絵素スイッチング素子と同工程で作製された非線形素子であることを特徴とする請求項16又は17に記載のアクティブマトリクス型液晶表示パネル。

【請求項19】前記非線形素子が複数個直列に接続されていることを特徴とする請求項18に記載のアクティブマトリクス型液晶表示パネル。

【請求項20】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、

各データ線検査用スイッチング素子には、該データ線検査

用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、

各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、

前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、

前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が、該外部回路の反対側の辺に設けられていることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項21】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、

各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、

各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、

前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が遮光されていることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項22】前記データ線検査用スイッチング素子および走査線検査用スイッチング素子が、対向基板上に形成された遮光膜に相対して設置されていることを特徴と

する請求項21に記載のアクティブマトリクス型液晶表示パネル。

【請求項23】前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺もしくは対向する2辺に設置されていることを特徴とする請求項1ないし22の何れかに記載のアクティブマトリクス型液晶表示パネル。

【請求項24】前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のそれぞれの入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺の特定領域内で近接して設置されていることを特徴とする請求項23に記載のアクティブマトリクス型液晶表示パネル。

【請求項25】液晶表示パネルが完成した段階においては、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のそれぞれの入力端子の導電部分と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子の導電部分とが絶縁体によって覆われていることを特徴とする請求項23または24に記載のアクティブマトリクス型液晶表示パネル。

【請求項26】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、

各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、

各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査

用制御信号線とが配設されていると共に、

前記データ線検査用スイッチング素子または走査線検査用スイッチング素子は、その閾値が、液晶表示パネルの駆動時において絵素スイッチング素子の閾値よりも高くなるように、液晶パネルの検査後に該データ線検査用スイッチング素子または走査線検査用スイッチング素子の閾値を正極側にシフトさせる処理が施されていることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項27】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置されており、

または、

前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置されていると共に、

前記各抵抗素子の抵抗値を $r_d$ 、前記データ線の本数を $n$ 、前記検査用表示信号線の本数を $k$ 、前記検査用表示信号線の抵抗値を $R$ とした場合と、前記各抵抗素子の抵抗値を $r_d$ 、前記走査線の本数を $n$ 、前記検査用走査信号線の本数を $k$ 、前記検査用走査信号線の抵抗値を $R$ とした場合との何れにおいても、

$$R < (r_d / 8) / (n / k)$$

を満たすことを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項28】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設され、データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置されており、

または、  
前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設され、走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置されていると共に、前記各抵抗素子の抵抗値を  $r_d$ 、各データ線検査用スイッチング素子の抵抗値を  $r_{tr}$ 、前記データ線の本数を  $n$ 、前記検査用表示信号線の本数を  $k$ 、前記検査用表示信号線の抵抗値を  $R$  とした場合と、前記各抵抗素子の抵抗値を  $r_d$ 、各走査線検査用スイッチング素子の抵抗値を  $r_{tr}$ 、前記走査線の本数を  $n$ 、前記検査用走査信号線の本数を  $k$ 、前記検査用走査信号線の抵抗値を  $R$  とした場合との何れにおいても、  

$$R < (r_d / 8 - 2 r_{tr}) / (n / k)$$
を満すことを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項 29】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、  
前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されており、  
または、  
前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、  
同一の検査用表示信号線に共通に接続されたデータ線間、または同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されていることを特徴とするアクティブマトリクス型液晶表示パネル。、に抵抗素子が配置されている構成、

【請求項 30】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、  
前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、

各データ線検査用スイッチング素子には、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設されると共に、データ線検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されており、

または、  
前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、  
各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、  
前記データ線検査用スイッチング素子を介して同一の検査用表示信号線に共通に接続されたデータ線間、または前記走査線検査用スイッチング素子を介して同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されていることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項 31】前記抵抗素子は絵素スイッチング素子と同工程で作製された非線形素子であることを特徴とする請求項 27 ないし 30 の何れかに記載のアクティブマトリクス型液晶表示パネル。

【請求項 32】請求項 2 に記載のアクティブマトリクス型液晶表示パネルにおいて、検査用表示信号線に検査用の表示信号を供給しつつ、複数本配設されたデータ線検査用制御信号線に供給する制御信号を順次切り替えて色表示することを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項 33】請求項 4 に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線に制御信号を供給しつつ、複数本配設された検査用表示信号線に供給する検査用の表示信号を順次切り替えて色表示することを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項 34】請求項 5 ないし 7 の何れか 1 項に記載のアクティブマトリクス型液晶表示パネルにおいて、前記検査用表示信号線と、検査用走査信号線、および対向基板への信号入力端子との間の電気抵抗を測定しつつ、データ線検査用制御信号線および走査線検査用制御信号線に供給する制御信号を順次切り替えることを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項 35】請求項 3 または 4 に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線に、データ線検査用スイッチング素子を導通するための制御信号を与えつつ、複数の検査用表示信号線

間、または検査用表示信号線—共通電極間の電気抵抗を測定することを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項36】請求項5または7に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線および走査線検査用制御信号線に、データ線検査用スイッチング素子および走査線検査用スイッチング素子のそれぞれを導通するための制御信号を与えつつ、複数の検査用表示信号線間、および／または、検査用表示信号線、検査用走査信号線、および共通電極のうちの任意の配線間の電気抵抗を測定することを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項37】請求項6に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線および走査線検査用制御信号線に、データ線検査用スイッチング素子および走査線検査用スイッチング素子のそれぞれを導通するための制御信号を与えつつ、複数の検査用表示信号線間、複数の検査用走査信号線間、ないし／または、検査用表示信号線、検査用走査信号線、および共通電極のうちの任意の配線間の電気抵抗を測定することを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項38】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、

各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、

または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、

各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、

前記液晶表示パネルの検査時には、データ線検査用スイッチング素子または走査線検査用スイッチング素子に光を当てながら検査することを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項39】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、

前記アクティブマトリクス型液晶表示パネルには、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設され、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、

前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルにふくまれているものの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺もしくは対向する2辺に設置されており、

複数の前記アクティブマトリクス型液晶表示パネルが、前記各入力端子が配置される辺と同一の方向に列状に配置してなる母基板に対して、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項40】上記母基板において、隣接する液晶表示パネルの同一種類の検査用配線同士が電気的に接続されていることを特徴とする請求項39に記載のアクティブマトリクス型液晶表示パネルの検査方法。

【請求項41】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、前記アクティブマトリクス型液晶表示パネルには、前記複数のデータ線に、検査用の表示信号の供給を制御



するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設され、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、

複数の前記アクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して、隣接する液晶表示パネルの同一種類の検査用配線同士が電気的に接続されており、前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルにふくまれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、隣接パネルの接続方向であって何れの液晶表示パネルにも属しない領域に形成されると共に、

前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項42】絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、前記複数のデータ線に、検査用の表示信号を供給する検査用表示信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、データ線方向に列状に配置してなる母基板に対して、複数のデータ線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用表示信号線に接続されているか、

または、

前記複数の走査線に、検査用の走査信号を供給する検査用走査信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、走査線方向に列状に配置してなる母基板に対して、複数の走査線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用走査信号線に接続されていると共に、

前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取

り付けて検査を行なうことを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】本発明は、絵素電極にスイッチング素子を介して駆動信号を印加し、対向する電極との電位差によって表示を行うアクティブマトリクス型液晶表示パネル及びその検査方法に関する。

##### 【0002】

【従来の技術】従来、液晶表示装置は、マトリクス状に配列された複数の絵素電極とこれらの絵素電極と対向して配される共通電極である対向電極を備え、両電極間に表示媒体である液晶を介在させている。表示にあたっては、絵素電極に選択的に電位が書き込まれ、この絵素電極と対向電極との間の電圧差により、介在する液晶の光学的変調が行われ、表示パターンとして視認されることとなる。

【0003】絵素電極の駆動方法としては、マトリクス状に配された絵素電極のそれぞれにスイッチング素子を接続し、絵素電極個々をスイッチング素子にて駆動する、いわゆるアクティブマトリクス駆動方式が知られている。上記のスイッチング素子としては、TFT（薄膜トランジスタ）、MIM（金属-絶縁膜-金属）素子等が一般的である。

【0004】アクティブマトリクス型液晶表示装置に備えられるアクティブマトリクス型液晶表示パネルは、透明な絶縁性基板上に複数の走査線と複数のデータ線とが互いに交差して配設されると共に、各交差部ごとに、絵素電極、該絵素電極を駆動するスイッチング素子が形成されたアクティブマトリクス基板と、透明な絶縁性基板上に対向電極が形成された対向基板とが、各対向面に配向膜を備えると共に、液晶層を介して貼り合わされている。

【0005】図14に、スイッチング素子としてTFTを用いた前記アクティブマトリクス基板における1絵素部分の構成を示す。走査線2は絵素TFT1のゲート電極に接続され、そこへ入力される走査信号によって絵素TFT1が駆動される。データ線3は絵素TFT1のソース電極に接続され、表示信号が入力される。絵素TFT1のドレイン電極には、絵素電極14及び補助容量の一方の端子が補助容量電極28を介して接続される。補助容量のもう一方の端子は補助容量配線4に接続され、液晶セルの構成とされた場合に対向基板上的対向電極と接続される。絶縁性基板上には、上記の絵素TFT1及び絵素電極14がマトリクス状に配設されている。

【0006】図15に、アクティブマトリクス基板の断面構造の一例を示す。絶縁性基板7上にゲート電極8、ゲート絶縁膜9、半導体層10、ソース、ドレイン電極となるn<sup>+</sup>-Si層11、データ線3となる金属層12、層間絶縁膜13、絵素電極14となる透明導電層の

順に形成されている。絵素電極14は層間絶縁膜13を貫くコンタクトホール15を介して絵素TFT1のドレイン電極に、詳細には補助容量電極28を介して接続されている。

【0007】図15の構造では、走査線2（ゲート電極8と同層）及びデータ線3と絵素電極14との間には層間絶縁膜13が形成されているため、データ線3に対して絵素電極14をオーバーラップさせることが可能となる。この様な構造によると、開口率の向上、データ線3に起因する電界をシールドすることによる液晶の配向不良の抑制といった効果があることが知られている。

【0008】次いで、図16を用いてこれ以降の工程を説明する。図16は、従来のアクティブマトリクス型液晶表示装置の平面模式図である。但し、図示するのは大型の基板からそれぞれの表示装置に相当する部分ごとに1セルずつに切り出した後の状態である。実際の工程上はこれらが縦横に数セル並んだ状態で生産される場合が多い。

【0009】完成したアクティブマトリクス基板50の有効表示領域（二点鎖線内）17にポリイミド系の配向膜を成膜し、ラビングなどの処理により、配向機能を付加する。対向基板51においても、ITO(Indium Tin Oxide)などの透明な対向電極（図示せず）を成膜した後、有効表示領域17に当たる部分に同じ処理を施しておく。

【0010】液晶表示パネルの周囲部において、液晶注入口の部分だけあけて、パネルを囲むように印刷方式などによりシール材（図示せず）を塗布し、さらにアクティブマトリクス基板50上の対向基板用信号入力端子27の上に、導電性物質19を付着させた後、液晶層のセル厚を一定にするためのスペーサ（図示せず）を散布し、対向基板51と貼り合わせ、熱を加えてシール材を硬化させる。

【0011】その後、液晶注入口から液晶を注入し、封止材により液晶注入口を塞ぎ、液晶表示装置のパネル部分が完成し、これに各データ線3へ表示信号を印加するソースドライバ20a、各走査線2に走査信号を印加するゲートドライバ20b、制御回路（図示せず）、バックライト（図示せず）などの実装部材を取り付けることにより液晶表示装置が完成する。なお、図16に示す液晶表示装置においては、補助容量配線4は設けられていない。

【0012】ところで、このような液晶表示装置の検査としては通常、工程における各過程での光学的検査、アクティブマトリクス基板が完成した段階での電気的検査、ドライバなどの実装部材を取り付ける前のパネル部分が完成した時点での点灯検査、電気的検査が行われる。

【0013】これは、不良部分を後工程に流すことによって材料や作業の無駄が生じることを防ぐためであっ

て、不具合がある場合はこの時点で廃棄されるか、もしくはレーザなどの手段によって修正が施される。

【0014】ところが、近年の生産技術の向上により、液晶表示パネルはますます高精細化が進んでおり、それに伴って検査工程においても高度な技術が要求されるようになってきている。

【0015】すなわち、データ線3や走査線2に信号を入力するための端子はますます狭ピッチになっており、このそれぞれにピンで電気的にコンタクトをとって信号を供給しようとする場合には、極めて精細な高価なプローバを用意せねばならず、また、検査時に端子上に微細なダストが存在しても正常な点灯ができず、検査不良をパネルの不具合と誤認識する場合があります、これを防止するためには検査そのものを極めてクリーン度の高い環境で行わねばならないなど、トータル的にコストアップを余儀なくされることになっていた。

【0016】そこで、より容易な検査を可能とするために、図16に示す液晶表示装置では、検査時に同一の信号を供給するデータ線3、走査線2を、検査用表示信号線52a・52b・52c、検査用走査信号線53a・53bで短絡しておき、検査後にこれをダイシングで切断線Lに沿って基板ごと切り離したり、レーザ切断などの手段で電気的に切り離すなどの手段を用いるのが一般的である（例えば、特開平07-005481号公報に開示）。

【0017】ところが、この方法によると、切断にかかる工程数の増加という新たな問題が生じるほか、切断によって生じた配線パターンの破片やガラス屑などによって新たな不良を発生する可能性があるという問題もある。さらに、ダイシングの場合には切断されるべき領域が大判の基板上では無駄な領域となり、パネルの取れ数の上で不利になるという問題もあった。

【0018】また、上記基板の切断時には静電気が発生し、これによりスイッチング素子が静電破壊される虞があるなどの問題もあった。

【0019】そこで、切断にかかる工程数の増加を回避する一例として、同一の信号を供給すべき線を電気的に完全に導通しておくのではなく、その部分にTFTなどのスイッチング素子を配置しておき、検査時に必要に応じてこのスイッチング素子を導通させる信号を供給し、予め短絡させておいたのと同様の効果を得る方法が考えられた。

【0020】このようなスイッチング素子を介して走査線やデータ線に信号を供給するものとして、例えば特開平03-142499号公報には、大判の基板状態でこのスイッチング素子を介して次々と信号を供給し、各絵素を充電させた後、さらにスイッチング素子を介して信号を次々と読み出して画面内の欠陥情報を電気的に得る方法が示されている。

【0021】この方法では、対向基板を貼り付けるより

前の工程で不良のアクティブマトリクス基板を検出できるため、より工程数の無駄を省けるというメリットがある。しかしながら、特にこの方法で点欠陥を検出しようとした場合、極めて微少な電気信号を制度よく読み出す必要があるため、読み出しアンプの設計や回路シーケンス、絵素TFTの時定数と読み出し時間のバランスの最適化など困難な問題が大きいのみならず、特に表示ムラや低輝点の検出においては、電気的検査によって得た結果と実際に表示してみた場合の検査結果との間の隔たりが大きいといった問題があった。

【0022】そこで、同じくスイッチング素子を介して信号を供給するものであって、従来どおりの点灯検査を行えるように考えられたのが、特開平07-333275号公報に記載されている液晶表示パネルであった。

【0023】図17に、特開平07-333275号公報に開示されている液晶表示パネルの構成を示す。これにおいては、周縁部近傍表面に近接して設けられた5つの端子z1～z5に、検査用の信号線x1～x7が接続されている。さらに、信号線x1・x2・x3と走査線2との間にスイッチング素子であるTFT66が走査線2ごとに個別に形成される一方、信号線x4・x5とデータ線3との間にはTFT67がデータ線3ごとに個別に形成されている。端子z1～z5から入力された信号は、各TFT67・66を経て絵素部60へと送られる。

【0024】したがって、液晶表示パネルの検査を行う際、走査線2の端子pやデータ線3の端子qなどの端子に1本ずつ検査信号を供給しなくとも、端子z1～z5に検査信号を入力するだけで駆動させることができるので、検査の際の手間を省くことができる。

【0025】

【発明が解決しようとする課題】しかしながら、上記の特開平07-333275号公報の構造では、検査において次のような欠点がある。

【0026】すなわち、図17に示すように、各データ線3に信号を供給すべき検査用の信号線がx4の1本であるため、この検査においては黒または白の単色表示を行って、線欠陥および点欠陥を検知することとなる。

【0027】ところが、近年、生産技術の向上によって表示装置により高い表示品位が求められており、輝点はもちろんのこと、黒点についても厳しい基準が設けられつつある。黒点には数種類あるが、ノーマリーホワイト方式で最も多いのが、絵素電極とそれに信号を供給すべきでないデータ線3（一般には隣接絵素に信号を供給するデータ線3）とのリークがあった場合の欠陥であり、単色表示を行った場合に現われるものである。上記した従来公報の構成では、隣接するデータ線に異なる信号を流すことができないので、このような黒点を検出できない。表示装置の高精細化が進む昨今、パターンの高密度化と絵素数の増加によって、このタイプの欠陥はますます

無視できなくなっている。

【0028】また、上記した従来公報の構成では、隣接するデータ線に異なる信号を流すことができないので、データ線3・3同士のリークを検出できない。

【0029】そして、データ線3・3同士のリーク欠陥は、目視検査のみならず電気的検査も行わなければならない。それは、線欠陥が点欠陥より極めて重大な欠陥であるのに加え、リーク部分の経時変化やリーク電流の温度特性によって、目視検査でみつからなかった欠陥が市場で問題をおこすという危険をはらんでいるためである。

【0030】また、上記特開平07-333275号公報に開示されている液晶表示パネルのように、データ線または走査線にスイッチング素子を介して検査用信号を供給する場合、液晶表示パネルの完成後は上記データ線や走査線はそれぞれ電気的に独立したものである必要があるため、上記スイッチング素子においてリークが生じると、表示上の不具合や誤作動が生じる虞がある。

【0031】また、上記スイッチング素子を介してデータ線や走査線に検査用の信号を供給する配線に静電気が入り込むと、該スイッチング素子のゲートドレイン間やゲートソース間に高電圧がかかって絶縁破壊が起こり、上述のリーク欠陥をおこす虞がある。

【0032】さらに、基板の静電破壊を防止する方法としては、データ線間または走査線間を抵抗素子で接続し、特定のラインに発生した静電気を他のラインに逃がすようにして電荷の分散を図ったアクティブマトリクス基板が従来よりある。しかしながら、このようなアクティブマトリクス基板では、その検査時において、検査用配線を通じてデータ線または走査線に信号を供給する時に、該検査用配線での電圧降下によりデータ線または走査線にかかる電圧が低下するといった問題が生じる。

【0033】また、上記検査は、複数枚の液晶表示パネルを大判の基板にて作成したのち、これを1枚ずつに切断して得られる各液晶表示パネルにおいて行なわれるものであるため、その検査効率が低いという問題がある。

【0034】本発明は、上記3つの公開特許公報にみられるような先行技術の問題点を同時に解決するものであり、不要な領域の増加やその切断にかかる工程増加や不良増加を招くことなく、単色表示によるより精度のよい検査を実現して不良品流出の防止や生産コストの軽減を図るものである。

【0035】

【課題を解決するための手段】本発明の請求項1に記載のアクティブマトリクス型液晶表示パネルは、上記の課題を解決するために、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対



向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、複数のデータ線に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が個別に接続されており、各検査用スイッチング素子には、検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が共通に配設されると共に、検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線が、隣接するデータ線に異なる制御信号が入力されるように複数本配設されていることを特徴としている。

【0036】これによれば、まず、複数のデータ線に個別に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が接続されているので、検査後に、検査用の該配線を切り離す必要がなく、工程数は増加しない。なお、検査用スイッチング素子も、絵素スイッチング素子と同工程で作製できるので、工程数の増加はない。

【0037】この場合、走査線側にも検査用の走査信号の入力をスイッチングする検査用スイッチング素子を設けておく構成が望ましいが、例えば、検査用の走査信号の入力は、従来の図16に示した構成と同じにしておき、検査後の基板分断工程で、走査線側の検査用の配線を切断してもよく、また、このことによる工程数の増加が許されない場合は、走査線方向に複数枚パネルが連結された状態で検査工程を行って、検査後個々のパネルに分断する際に該検査用配線を同時に切断できるようにしておくことも有効である。

【0038】次に、上記の構成では、データ線に接続された検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線が、隣接するデータ線に異なる制御信号が入力されるように複数本配設されているので、信号系統間のリークを電氣的に検出できるのみならず、データ線間のリークの目視検査もできる。

【0039】また、特に上記の構成では、データ線に接続された検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線は、各検査用スイッチング素子共通に配設されているので、各データ線に検査用の表示信号を供給する際の信号遅延を考慮しなければならない配線は1本となり、設計が容易である。

【0040】本発明の請求項2に記載のアクティブマトリクス型液晶表示パネルは、請求項1に記載の構成において、データ線に接続された検査用スイッチング素子に複数本配設された前記制御信号線は、検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されていることを特徴としている。

【0041】また、本発明の請求項32に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項2に記載のアクティブマトリクス型液晶表示パネルにおいて、検査用表示信号線に検査用の表示信号を供給しつ

つ、複数本配設されたデータ線検査用制御信号線に供給する制御信号を順次切り替えて色表示することを特徴としている。

【0042】これによれば、請求項1に記載の構成による作用に加えて、複数の制御信号線が、検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されているので、請求項32に記載したように点灯検査することで、検査時に色表示が可能となり、データ線間のリークや隣接絵素間のリーク欠陥を目視で容易に検出することができる。

【0043】本発明の請求項3に記載のアクティブマトリクス型液晶表示パネルは、上記の課題を解決するために、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、複数のデータ線に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が個別に接続されており、各検査用スイッチング素子には、検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線が共通に配設されると共に、検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されていることを特徴としている。

【0044】これによれば、請求項1に記載の構成と同様に、検査後に、検査用の配線を切り離す必要がなく、工程数は増加しない。そして、データ線に接続された検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線が隣接するデータ線に異なる表示信号が入力されるように複数本配設されているので、請求項1に記載の構成と同様に、信号系統間のリークを電氣的に検出できるのみならず、データ線間のリークも目視検査できる。

【0045】しかもこの場合、点灯検査後、検査用表示信号線間の電気抵抗を測定することで、目視では検出できないようなリーク量（後に欠陥として視認される虞れのある欠陥予備群）の信号系統間、データ線間のリークも検出できる。

【0046】本発明の請求項4に記載のアクティブマトリクス型液晶表示パネルは、請求項3の構成において、データ線に接続された検査用スイッチング素子に複数本配設された前記検査用表示信号線は、検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されていることを特徴としている。

【0047】また、本発明の請求項33に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項

4に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線に制御信号を供給しつつ、複数本配設された検査用表示信号線に供給する検査用の表示信号を順次切り替えて色表示することを特徴としている。

【0048】これによれば、請求項3に記載の構成による作用に加えて、複数本設けられた前記検査用表示信号線が、検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されているので、請求項3に記載したように点灯検査することで、検査時に色表示が可能となり、請求項3と同様に、データ線間のリークや隣接絵素間のリーク欠陥を目視で容易に検出することができる。

【0049】しかもこの場合、点灯検査後、検査用表示信号線間の電気抵抗を測定することで、目視では検出できないようなリーク量（後に欠陥として視認される虞れのある欠陥予備群）の信号系統間、データ線間のリークも検出できる。

【0050】本発明の請求項5に記載のアクティブマトリクス型液晶表示パネルは、請求項1ないし4の何れか1項に記載の構成において、複数の走査線に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が個別に接続されており、走査線に接続された各検査用スイッチング素子には、該検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線、及び該検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が配設されていることを特徴としている。

【0051】これによれば、走査線側にも検査用の走査信号の入力をスイッチングする検査用スイッチング素子が設けられているので、走査線側の検査用の配線も切断する必要がない。したがって、液晶表示パネルを個々に分割した後で検査を実施しても、工程数の増加は一切ない。

【0052】本発明の請求項6に記載のアクティブマトリクス型液晶表示パネルは、請求項5に記載の構成において、走査線に接続された各検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる検査用の走査信号が入力されるように複数本配設されていることを特徴としている。

【0053】これによれば、走査線に接続された検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に該検査用スイッチング素子を介して接続される検査用走査信号線が異なるように接続されているので、上記した請求項5に記載の構成による作用に加え、隣接する走査線を絵素電極の補助容量として使う、いわゆるCs on Gate構造の場合にも、支障無く点灯検査が可能である。

【0054】本発明の請求項7に記載のアクティブマトリクス型液晶表示パネルは、請求項5又は6に記載の構

成において、データ線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線と、走査線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線とが、前記絶縁性基板上で電氣的に接続されていることを特徴としている。

【0055】これによれば、両制御信号線が共通化するので、請求項5又は6に記載した構成による作用に加えて、検査用配線の形成にかかる領域を小さくでき、また、検査時と実装後の点灯時の制御信号の入力を容易にできる。

【0056】本発明の請求項8に記載のアクティブマトリクス型液晶表示パネルは、請求項3または4に記載の構成において、前記データ線検査用スイッチング素子が導通状態にある時の、該データ線検査用スイッチング素子のソースドレイン間の抵抗値が、隣接するデータ線間のリーク抵抗値、もしくは、走査線－データ線間のリーク抵抗値の5%以下であることを特徴としている。

【0057】本発明の請求項9に記載のアクティブマトリクス型液晶表示パネルは、請求項3または4に記載の構成において、前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子のソースドレイン間の抵抗値が、隣接する走査線間のリーク抵抗値、隣接するデータ線間のリーク抵抗値、もしくは、走査線－データ線間のリーク抵抗値の5%以下であることを特徴としている。

【0058】本発明の請求項10に記載のアクティブマトリクス型液晶表示パネルは、請求項3または4に記載の構成において、前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線、及び該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が配設されていると共に、隣接する各走査線間に補助容量配線が走査線と並行に配設されており、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が、隣接するデータ線間のリーク抵抗値、走査線－補助容量配線間のリーク抵抗値、データ線－補助容量配線間のリーク抵

抗値、もしくは、走査線-データ線間のリーク抵抗値の5%以下であることを特徴としている。

【0059】本発明の請求項11に記載のアクティブマトリクス型液晶表示パネルは、請求項3または4に記載の構成において、前記データ線検査用スイッチング素子が導通状態にある時の、該データ線検査用スイッチング素子のソースドレイン間の抵抗値が500kΩ以下であることを特徴としている。

【0060】本発明の請求項12に記載のアクティブマトリクス型液晶表示パネルは、請求項3または4に記載の構成において、前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が500kΩ以下であることを特徴としている。

【0061】本発明の請求項13に記載のアクティブマトリクス型液晶表示パネルは、請求項3または4に記載の構成において、前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線、及び該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が配設されていると共に、隣接する各走査線間に補助容量配線が走査線と並行に配設されており、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が500kΩ以下であることを特徴としている。

【0062】これによれば、上記検査用スイッチング素子の導通状態における抵抗値が、電気的検査において検出しようとする表示上視認されうるリーク抵抗値と比べて十分に小さなものとなり、データ線間もしくは走査線間のリーク検出が確実に行なえる。

【0063】本発明の請求項14に記載のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなる

アクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、液晶表示パネル駆動時には、前記データ線検査用制御信号線または走査線検査用制御信号線に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子を遮断する電圧がそれぞれ印加されることを特徴としている。

【0064】これによれば、液晶表示パネルの駆動時、制御信号線には検査用スイッチング素子を遮断する電圧が印加されているので、駆動時の誤動作を防止できる。

【0065】本発明の請求項15に記載のアクティブマトリクス型液晶表示パネルは、請求項14に記載の構成において、前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、データ線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線及び/又は走査線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線が、前記外部回路を駆動するための前記配線の内、接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線に接続されていることを特徴としている。

【0066】これは、請求項14に記載した構成の1具体案であり、制御信号線を、外部回路を駆動するための前記配線の内、接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線に接続しておくことで、新たに別系統の電源を設けることなく、液晶表示パネル駆動時の誤動作を防止できる。

【0067】本発明の請求項16に記載のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有

する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用制御信号線または前記走査線検査用制御信号線の信号入力点と、該データ線検査用制御信号線または走査線検査用制御信号線が接続されているデータ線検査用スイッチング素子群または走査線検査用スイッチング素子との間に、抵抗素子が設けられていることを特徴としている。

【0068】これによれば、制御信号線の信号入力点と、該制御信号線が接続されている検査用スイッチング素子群との間に、抵抗素子が設けられているので、該制御信号線に流れる静電気による検査用スイッチング素子の破壊を、検査に支障なく防止できる。

【0069】本発明の請求項17に記載のアクティブマトリクス型液晶表示パネルは、請求項15記載の構成において、制御信号線と接続された、前記の接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線と、該制御信号線が接続されている検査用スイッチング素子群との間に、抵抗素子が設けられていることを特徴としている。

【0070】これは、請求項15に記載した構成において静電気対策を講じたもので、該制御信号線に流れる静電気による検査用スイッチング素子の破壊を、検査に支障なく防止できる。

【0071】本発明の請求項18に記載のアクティブマトリクス型液晶表示パネルは、請求項16又は17に記載の構成において、抵抗素子は絵素スイッチング素子と同工程で作製された非線形素子であることを特徴としている。

【0072】線形素子からなる抵抗素子の場合、静電気が加わった際の過電流によってジュール熱が発生して抵抗素子が融解されると、導電性を失い、後に検査用スイッチング素子をオフする電圧を加えることができなくなる。しかしながら、非線形素子の場合、たとえ過電流に

よって該素子が破壊されても、導電性であることには変わりなく、検査用スイッチング素子をオフする電圧を加えることができる。

【0073】本発明の請求項19に記載のアクティブマトリクス型液晶表示パネルは、請求項18に記載の構成において、非線形素子が複数個直列に接続されていることを特徴としている。

【0074】これによれば、請求項18に記載の構成による作用に加えて、たとえ上記のように過電流が加わって非線形素子の1つが破壊されたとしても、次段の非線形素子で、静電気対策の抵抗素子としての機能を確保できる。

【0075】本発明の請求項20に記載のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が、該外部回路の反対側の辺に設けられていることを特徴としている。

【0076】これによれば、検査用スイッチング素子が、該外部回路の反対側の辺に設けられているので、ドライバ回路周辺のパターン形成に領域的な余裕ができるほか、検査用スイッチング素子が破壊されてしまった場合など、必要に応じて検査用スイッチング素子を切断することができる。

【0077】本発明の請求項21に記載のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ

線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が遮光されていることを特徴としている。

【0078】これによれば、検査用スイッチング素子が遮光されているので、該素子を遮断した際の漏れ電流を抑えることができ、液晶表示パネル駆動時の誤動作を防ぎ信頼性上の問題をなくすることができる。

【0079】本発明の請求項22に記載のアクティブマトリクス型液晶表示パネルは、請求項21に記載の構成において、検査用スイッチング素子が、対向基板上に形成された遮光膜に相対して設置されていることを特徴としている。

【0080】これによれば、検査用スイッチング素子が対向基板上に形成された遮光膜に相対して設置されているので、請求項17に記載の構成と同じ作用を奏する。

【0081】本発明の請求項23に記載のアクティブマトリクス型液晶表示パネルは、請求項1ないし22の何れかに記載の構成において、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺もしくは対向する2辺に設置されていることを特徴としている。

【0082】また、本発明の請求項39に記載のアクティブマトリクス型液晶表示パネルの検査方法は、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネ

ルの検査方法において、前記アクティブマトリクス型液晶表示パネルには、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設され、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺もしくは対向する2辺に設置されており、複数の前記アクティブマトリクス型液晶表示パネルが、前記各入力端子が配置される辺と同一の方向に列状に配置してなる母基板に対して、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴としている。

【0083】これによれば、複数の液晶表示パネルが列状の連なった状態である母基板に関し、上記入力端子が設置された辺のみ対向基板を取り除き、ここに検査用治具を取り付ければ、これら複数の液晶表示パネルに対し同時に検査を行なうことが可能となり、生産性が向上する。また、検査用の入力端子を同じ辺に配設することで、検査用治具とのコンタクト不良が抑えられる。

【0084】本発明の請求項24に記載のアクティブマトリクス型液晶表示パネルは、請求項23に記載の構成において、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のそれぞれの入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺の特定領域内で近接して設置されていることを特徴としている。

【0085】これによれば、検査用治具への設置時の位置合わせが、検査端子を液晶表示パネルの1辺に配置する場合よりもさらに容易になり、また、実装後に検査端子から静電気が入ったり、不要な信号が入るのを防ぐために検査端子に絶縁テープなどを施す際の作業性も向上する。

【0086】本発明の請求項25に記載のアクティブマ



トリクス型液晶表示パネルは、請求項23または24に記載の構成において、液晶表示パネルが完成した段階においては、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のそれぞれの入力端子の導電部分と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子の導電部分とが絶縁体によって覆われていることを特徴としている。

【0087】これによれば、実装後に検査端子から静電気が入ったり、不要な信号が入るのを防ぐことができる。

【0088】本発明の請求項26に記載のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子は、その閾値が、液晶表示パネルの駆動時において絵素スイッチング素子の閾値よりも高くなるように、液晶パネルの検査後に該データ線検査用スイッチング素子または走査線検査用スイッチング素子の閾値を正極側にシフトさせる処理が施されていることを特徴としている。

【0089】これによれば、実装終了後の液晶表示パネルの実駆動時において、上記検査用スイッチング素子の閾値を絵素スイッチング素子の閾値よりも高くすることによって、検査用スイッチングにおけるリークを防止できる。また、この時、上記検査用スイッチング素子の閾値は、液晶表示パネルの検査終了後において、上記検査用スイッチング素子のゲート電極に正極の電圧を与えることで正方向にシフトさせることができる。尚、この時、正極の電圧を与えると同時に熱を加えると、閾値のシフトが促進され、好ましい。

【0090】本発明の請求項27に記載のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置されており、または、前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置されていると共に、前記各抵抗素子の抵抗値を $r_d$ 、前記データ線の本数を $n$ 、前記検査用表示信号線の本数を $k$ 、前記検査用表示信号線の抵抗値を $R$ とした場合と、前記各抵抗素子の抵抗値を $r_d$ 、前記走査線の本数を $n$ 、前記検査用走査信号線の本数を $k$ 、前記検査用走査信号線の抵抗値を $R$ とした場合との何れにおいても、

$$R < (r_d / 8) / (n / k)$$

を満たすことを特徴としている。

【0091】本発明の請求項28に記載のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設され、データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設され、走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置されて

いると共に、前記各抵抗素子の抵抗値を  $r_d$ 、各データ線検査用スイッチング素子の抵抗値を  $r_{tr}$ 、前記データ線の本数を  $n$ 、前記検査用表示信号線の本数を  $k$ 、前記検査用表示信号線の抵抗値を  $R$  とした場合と、前記各抵抗素子の抵抗値を  $r_d$ 、各走査線検査用スイッチング素子の抵抗値を  $r_{tr}$ 、前記走査線の本数を  $n$ 、前記検査用走査信号線の本数を  $k$ 、前記検査用走査信号線の抵抗値を  $R$  とした場合との何れにおいても、 $R < (r_d / 8 - 2 r_{tr}) / (n / k)$  を満たすことを特徴としている。

【0092】これによれば、検査用表示信号線および／または検査用走査信号線によって生じる電圧降下の影響を低減し、検査用配線の入力端子に印加される電圧の 8 割以上をデータ線または走査線に印加することができ、十分な印加電圧が得られる。

【0093】本発明の請求項 29 に記載のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されており、または、前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、同一の検査用表示信号線に共通に接続されたデータ線間、または同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されていることを特徴としている。

【0094】本発明の請求項 30 に記載のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設されると共に、データ線検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチン

グ素子が個別に接続されており、各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、前記データ線検査用スイッチング素子を介して同一の検査用表示信号線に共通に接続されたデータ線間、または前記走査線検査用スイッチング素子を介して同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されていることを特徴としている。

【0095】これによれば、同一の抵抗素子で接続されたデータ線または走査線は、共通の検査用表示信号線または検査用走査信号線に接続される。このため、上記抵抗素子は、静電気を逃がす構造を維持しつつも、検査中には電圧がかからず電流が流れないため、検査用表示信号線または検査用走査信号線での電圧降下がなく検査精度がさらに向上する。

【0096】本発明の請求項 31 に記載のアクティブマトリクス型液晶表示パネルは、請求項 27 ないし 30 の何れかに記載の構成において、前記抵抗素子は絵素スイッチング素子と同工程で作製された非線形素子であることを特徴としている。

【0097】これによれば、上記抵抗素子を作製するにあたって、工程の増加を招くことがない。

【0098】本発明の請求項 34 に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項 5 ないし 7 の何れか 1 項に記載のアクティブマトリクス型液晶表示パネルにおいて、前記検査用表示信号線と、検査用走査信号線、および対向基板への信号入力端子との間の電気抵抗を測定しつつ、データ線検査用制御信号線および走査線検査用制御信号線に供給する制御信号を順次切り替えることを特徴としている。

【0099】別の検査方法を提案するもので、請求項 5 ないし 7 に記載のアクティブマトリクス型液晶表示パネルにおいては、上記のように検査することで、データ線統間のリーク欠陥を検出することができる。

【0100】本発明の請求項 35 に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項 3 または 4 に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線に、データ線検査用スイッチング素子を導通するための制御信号を与えつつ、複数の検査用表示信号線間、または検査用表示信号線—共通電極間の電気抵抗を測定することを特徴としている。

【0101】本発明の請求項 36 に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項 5 または 7 に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線および走査線検査用

制御信号線に、データ線検査用スイッチング素子および走査線検査用スイッチング素子のそれぞれを導通するための制御信号を与えつつ、複数の検査用表示信号線間、および／または、検査用表示信号線、検査用走査信号線、および共通電極のうちの任意の配線間の電気抵抗を測定することを特徴としている。

【0102】本発明の請求項37に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項6に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線および走査線検査用制御信号線に、データ線検査用スイッチング素子および走査線検査用スイッチング素子のそれぞれを導通するための制御信号を与えつつ、複数の検査用表示信号線間、複数の検査用走査信号線間、ないし／または、検査用表示信号線、検査用走査信号線、および共通電極のうちの任意の配線間の電気抵抗を測定することを特徴としている。

【0103】別の検査方法を提案するもので、請求3ないし7に記載のアクティブマトリクス型液晶表示パネルにおいては、上記請求項35ないし37のように検査することで、任意の配線間のリーク欠陥を検出することができる。

【0104】本発明の請求項38に記載のアクティブマトリクス型液晶表示パネルの検査方法は、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記液晶表示パネルの検査時には、データ線検査用スイッチング素子または走査線検査用スイッチング素子に光を当てながら検査することを特徴としている。

【0105】このように、検査時に検査用スイッチング素子に光を当てることにより、検査用スイッチング素子の電気抵抗を下げつつ検査用スイッチング素子自体の大

型化を防止することができ、良品率の低下を防ぐことができる。

【0106】本発明の請求項40に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項39に記載の構成において、上記母基板において、隣接する液晶表示パネルの同一種類の検査用配線同士が電気的に接続されていることを特徴としている。

【0107】これによれば、アライメント後や検査信号入力ピンのずれ等によって検査端子の何カ所において入力のコネクタが悪くても、同一種類の検査用配線同士が電気的に接続されているため、この接続部分を介して検査用信号が供給され、検査が可能となる。また、間のセルの検査信号入力ピンを省略したり、信号入力端子のピッチが小さい場合には、隣接セルと交互に入力端子を設けることにより、検査用治具の製作コストを削減することもできる。

【0108】本発明の請求項41に記載のアクティブマトリクス型液晶表示パネルの検査方法は、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、前記アクティブマトリクス型液晶表示パネルには、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設され、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、複数の前記アクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して、隣接する液晶表示パネルの同一種類の検査用配線同士が電気的に接続されており、前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、隣接パネルの接続方向であって何れの液晶表示パネルにも属しない領域に形成されると共に、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断す



る前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴としている。

【0109】これによれば、複数枚のアクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して検査が行なえるため、検査効率が向上する。さらに、検査される液晶表示パネルのサイズ等の規格が異なっても、上記領域に形成される検査用の入力端子の配置位置を同一にすれば、共通の検査用治具を用いて検査を行なうことができ、多機種小量生産の場合に好適である。

【0110】本発明の請求項42に記載のアクティブマトリクス型液晶表示パネルの検査方法は、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、前記複数のデータ線に、検査用の表示信号を供給する検査用表示信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、データ線方向に列状に配置してなる母基板に対して、複数のデータ線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用表示信号線に接続されているか、または、前記複数の走査線に、検査用の走査信号を供給する検査用走査信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、走査線方向に列状に配置してなる母基板に対して、複数の走査線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用走査信号線に接続されていると共に、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴としている。

【0111】これによれば、複数枚のアクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して検査が行なえるため、検査効率が向上する。さらに、液晶表示パネルの検査後、上記母基板を個々のパネルに切断することにより、隣接する液晶表示パネルの領域を経由して自パネルの検査用表示信号線（および／または検査用走査信号線）に接続されるデータ線（および／または走査線）が分断される。このため、分断されるデータ線（および／または走査線）に対しては検査用スイッチング素子が不要となり、信頼性上の都合がよい。

#### 【0112】

【発明の実施の形態】〔実施の形態1〕本発明に係る実施の一形態を、図1、図2、図14、図15、図18に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前述の従来技術の説明にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0113】図1は、本発明の一実施の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。本実施の形態を含め以下に記すその他の実施の形態ともに、アクティブマトリクス型液晶表示装置は、ノーマリーホワイトモードで駆動されるものとする。

【0114】ここでも、まず、前述の図14及び図15に示すように、絶縁性基板7上にゲート電極8、ゲート絶縁膜9、半導体層10、ソース、ドレイン電極となる $n^+$ -Si層11、データ線3を構成する金属層12を順に形成して、アクティブマトリクス基板16を作製する。この作製工程及び有効表示領域17の構造は従来技術の項で説明したのと同じであるので、ここではその説明を省略する。

【0115】図16に示した従来のアクティブマトリクス型液晶表示装置のアクティブマトリクス基板50では、走査線2、データ線3と、検査用表示信号線52a・52b・52c、検査用走査信号線53a・53bとは、単なる電気的接続となっており、その接続点はそれぞれの配線の交差部におけるゲート絶縁膜9（図15参照）などの絶縁性薄膜にあげられたコンタクトホールによるに過ぎなかった。

【0116】これに対し、図1に示す本実施の形態のアクティブマトリクス基板16では、データ線3と検査用表示信号線21は検査用TFT（データ線検査用スイッチング素子）26aを、走査線2と検査用走査信号線22とは検査用TFT（走査線検査用スイッチング素子）26bを介して接続されている。検査用TFT26a・26bは、有効表示領域17における絵素TFT1（図14参照）と導光TFTで作製されるため、工程の増加はない。

【0117】検査用TFT26aのドレインはそれぞれデータ線3に接続されており、そのソースはいずれも共通の検査用表示信号線21に接続されている。そして、検査用TFT26aのゲートは、該検査用TFT26aが接続されているデータ線3の該当する色ごとに、データ線検査用制御信号線として、赤の検査用制御信号線25R、緑の検査用制御信号線25G、青の検査用制御信号線25Bに接続されている。各データ線検査用制御信号線25R・25G・25Bには、検査用の入力端子（以下、検査端子と略記）30R・30G・30Bより信号が入力され、検査用表示信号線21には検査端子32から信号が入力される。

【0118】また、検査用TFT26bのドレインはそれぞれ走査線2に接続されており、そのソースはいずれも共通の検査用走査信号線22に接続されている。そして、検査用TFT26bのゲートは、走査線検査用制御信号線24に接続されている。走査線検査用制御信号線24には、検査端子41より信号が入力され、検査用走査信号線22には検査端子39から信号が入力される。

【0119】ここで、上記検査用TFT26aは、液晶

表示装置の正規のデータ線3の入力端子qの対辺側に設けられている。これは次の理由による。

【0120】すなわち、例えば図1に示すように、アクティブマトリクス基板16上に直接ソースドライバ20aを装着するCOG方式(Chip on Gate)は、従来のTAB(Tape Automated Bonding)方式よりドライバ実装にかかる加工精度はより高度なものが求められるものの、フィルム加工にかかる工程数や材料費がより小さくて済むため、絵素数が少なく低コストが求められる小型の液晶表示装置には好んで用いられる。

【0121】ところが、この方式では液晶表示パネルの有効表示領域17にあるデータ線3を、これより格段に小型であるソースドライバ20aまで引き出してこなければならないため、そのパターン形成領域はおのずと高密度となり、額縁部分が非常に広く設計されている場合を除いては、上記検査用TFT26aを、この引出し領域に形成することは困難な場合が殆どである。しかも、これを無理に配置したとしても、検査用表示信号線21とデータ線3との間の電気容量が問題になる場合が多い。

【0122】すなわち、図1では、データ線3は走査線2および補助容量配線4と交差しているに過ぎないが、もし検査用表示信号線21などをソースドライバ20a側に配置したとすると、これら配線と検査用表示信号線21とデータ線3との間に電気容量が形成され、その大きさによっては信号遅延によって表示上不具合が生ずることが考えられる。

【0123】特に、後に述べるように検査用表示信号線21は、同時に多数のデータ線3を駆動する必要があることから、その抵抗を極力小さくするために線幅を広くとる場合が多いため、その静電容量は大きく、データ線3に悪影響を与えるのみならず、検査用表示信号線21の遅延も極めて大きくなって検査に支障をきたすことが懸念される。

【0124】このような問題点が、検査用TFT26aを対辺側に設けることによって回避できるほか、仮に検査用TFT26aに不具合があっても表示に悪影響を与える事態が生じた場合にも、レーザ切断などによって容易に検査用TFT26aと表示部とを電氣的に切り離すことができる。

【0125】つまり、検査用TFT26aは、その抵抗値と静電容量の積からなる時定数で決定される配線遅延を、極力小さくするためにチャネル幅を大きくするように設計されているが、このことによって不良発生率も同時に増加することは避けることができない。

【0126】本来、この検査用TFT26aは表示装置完成後は表示になんら寄与しないものであるから、これら素子によって良品率が左右されることは許されない。つまり、万一検査用TFT26aに不良があっても良品

として表示装置を出荷することが求められており、その為に検査用TFT26aは容易に切り離すことができるように設計しておかなければならず、検査用TFT26aをソースドライバ20aの対辺側に設けることが有効となる。

【0127】そして、望ましい形態としては、検査用TFT26aの近傍の有効表示領域17に程近い位置に、レーザなどによって切断しやすいよう、パターンのかびれた部分を形成しておくことであり、また、仮に検査用TFT26aが何らかの理由でソースドライバ20aのある側に設けざるをえない場合も、切り離せることを考えてデータ線3に支線を設け、そこに検査用TFT26aを設けることが望ましい。

【0128】尚、ここではデータ線3側について説明したが、走査線2側についても同様であることは当然であり、図1では走査線2側の走査線検査用制御信号線24と走査線2との間に交差部があるが、これらの間の静電容量の大小によっては、これらが交差しないように配線することが有効である。

【0129】次いで、上記のようにしてデータ線3まで形成されたアクティブマトリクス基板16に対して、層間絶縁膜13として感光性のアクリル樹脂をスピン塗布法によって3 $\mu$ mの膜厚で形成し、所望のパターンに従って露光し、アルカリ性の溶液によって処理することによって、層間絶縁膜13を貫通するコンタクトホール15を形成する(図15参照)。

【0130】この際、データ線3及び走査線2の端子q・p上は、TABを介した外部回路と電氣的接触がとれるように、層間絶縁膜13が形成されないようにするが、検査用TFT26a・26bの上層には、層間絶縁膜13が配置されるようにしておく。これは、検査用TFT26a・26b上のソースドレイン間に何らかの物質の付着などによってリークがおこり、表示に悪影響を与えるのを防ぐためである。

【0131】さらに、絵素電極14となる透明導電膜をスパッタ法によって形成し、パターニングする。この絵素電極14は層間絶縁膜13を貫くコンタクトホール15を介して絵素TFT1のドレイン電極と接続される(図15参照)。

【0132】このようにして完成したアクティブマトリクス基板16の有効表示領域17にポリイミド系の配向膜を成膜し、ラビングなどの処理により、配向機能を付加する。対向基板18においても、ITO(Indium Tin Oxide)などの透明な対向電極を成膜した後、有効表示領域17に当たる部分に同じ処理を施しておく。

【0133】次いで、液晶表示パネルの周囲部において、液晶注入口の部分だけあけて、パネルを囲むように印刷方式などによりシール材(図示せず)を塗布し、さらにアクティブマトリクス基板16上の対向基板用信号入力端子と接続された配線の上に、導電性物質19を付

着させた後、液晶層のセル厚を一定にするためのスペーサ（図示せず）を散布し、対向基板18と貼り合わせ、熱を加えてシール材を硬化させる。これにより、上記導電性物質を介して対向基板用信号入力端子と対向基板18の共通電極とが電氣的に接続される。尚、ここでは、上記対向基板用信号入力端子として、液晶表示パネルの実駆動時に使用される入力端子pと、液晶表示パネルの検査時に使用される検査端子27とが形成されている。

【0134】その後、液晶注入口から液晶を注入し、封止材により液晶注入口を塞ぎ、液晶表示装置のパネル部分を完成させる。

【0135】このようにして完成した液晶表示パネルに対して、以下のようにして点灯検査を行う。図2に、点灯検査時に与える信号のタイミングを示す。

【0136】走査線2側の走査線検査用制御信号線24に、+20Vを印加しつつ（図2（a）参照）、検査用走査信号線22に信号を供給する。この信号は表示装置完成後に任意の走査線2に供給される走査信号に近いものを供給することが望ましく、ここでは-10Vにバイアスしつつ周期16.7msでパルス幅50μsの+15Vのパルス電圧を供給した（図2（b）参照）。

【0137】また、対向基板用信号入力端子27に、-1Vの直流電圧を加え（図2（c）参照）、検査用表示信号線21には、16.7msごとに極性が反転する±3.5Vの信号を供給した（図2（d）参照）。

【0138】この状態で例えば、検査端子30R・30G・30Bから、赤緑青のデータ線検査用制御信号線25R・25G・25Bにすべて+20Vを供給すると、データ線3側の検査用TFT26aはすべて導通し、すべてのデータ線3に電圧が印加されるため、ノーマリーホワイトの本液晶表示装置の場合、画面は黒表示になる。

【0139】次に、赤のデータ線検査用制御信号線25Rのみ-10V印加してしばらくすると、赤のデータ線3の電荷が抜けてゆくにしたがって徐々に画面は赤表示になる。これは、赤に相当する検査用TFT26aが非導通であるため、赤のデータ線3に信号が供給されない上、赤のデータ線検査用制御信号線25Rにはまだ+20Vだったときに供給されていた電圧が、表示装置内の薄膜や検査用TFT26aの漏れ電流によって徐々に抜けて行くためである。この徐々に抜けて行く速度は、漏れ電流の量とデータ線3の静電容量による時定数によって決定されるが、これは検査用表示信号線21の反転周期よりも十分大きい為、最終的に到達する電圧は検査用表示信号線21に印加される信号の平均値となるように落ち着く。

【0140】なお、電荷の抜ける時間が長すぎて検査に支障を来すようであれば、例えば-10Vではなく0Vや+5Vなどを印加して、適度に大きな抵抗値で検査用TFT26aが動作するようにしてもよい。

【0141】このように、赤緑青のそれぞれの色表示を行いつつ点灯検査することによって、輝点のみならず、絵素電極14とそれに信号を供給すべきでないデータ線3（一般には隣接絵素に信号を供給するデータ線3）とのリークがあった場合の欠陥である黒点の検出、及び隣接絵素どうしのリーク欠陥、並びに隣接するデータ線3・3間のリーク欠陥の検出も目視によって容易に行える。

【0142】また、本実施の形態のアクティブマトリクス基板16の構造では、検査用表示信号を供給するのは、共通の検査用表示信号線21のみであるため、検査時の信号遅延を考慮しなければならない検査用配線はこの21の1本だけであり、このことはパターン配置をする上で有利である。

【0143】つまり、後述する実施の形態2のように、赤緑青のそれぞれの検査用表示信号を別々に供給する方式の場合には、それぞれについて信号遅延を考慮しなければならず、抵抗値を下げるために線幅を大きくとるとすると、全体としては検査に要するパターン領域の面積が大きくなってしまい、不要領域の縮小という仕様上の制約に反することになってしまうが、この点で本方式は優れている。また、信号系も少なく済み、色の切り替えは、表示したい色のデータ線検査用制御信号線25R・25G・25Bのハイ/ローの切り替えだけで行われるため、極めて容易である。

【0144】また、本実施の形態では、検査用表示信号線21は1本のみとしたが、液晶表示装置が大型である場合など、全体を同時に表示したときに検査用表示信号線21にかかる負荷が大きくなり過ぎて、検査上不具合を生じる場合などは、点灯すべきブロックを複数個に分割しておいて、それぞれに検査用表示信号線21を設けておくことも考えられる。この場合、配線数が増加するものの、上記の目的に加えて、次に述べる電氣的検査において、欠陥箇所を特定する上でも都合がよい場合がある。

【0145】次に、線欠陥を検出するための電氣的検査を行う。例えば、データ線3と走査線2との間のリークなどでは、そのリークの量によって点灯検査時には視認されないが、実装後に複雑な信号が供給された際に不良が視認されたり、長時間使用しているうちに徐々にリーク電流が増大して不良が明確化してくることがある。

【0146】このような欠陥は先に述べた点灯検査では発見されないため、電氣的に抵抗検査を行って判別することが求められる。そして不良があった場合、修正できるものは修正し、できないものは廃棄するのであるが、この際重要なのがどの信号系とどの信号系がリークしているかということである。

【0147】例えば、データ線3と対向電極との間でのリークなどは、力学的に力を加えるなどの比較的容易な方法で修正することができるが、走査線2と補助容量配

線4との間のリークは、膜残りが巨大である場合が殆どであるため、修正が困難であるといった具合である。

【0148】従来の液晶表示パネルの場合、それぞれの信号系の間の電気抵抗を測定して判別していたが、量産性を考えるとこのような測定は時間がかかりすぎて実用的でない。

【0149】これに対し、本実施の形態の液晶表示パネルでは、例えば補助容量配線4と対向電極を短絡してマイナス電圧を、検査用表示信号線21と検査用走査信号線22を短絡してプラス電圧をそれぞれ与えつつ、電流をモニターしておき、データ線検査用制御信号線25R・25G・25B、および走査線検査用制御信号線24にそれぞれ制御信号を加えた際の電流の変化で、どの系統間にリークがあるのかを判断することができる。

【0150】前述の場合、例えば走査線2側の検査用TFT26bを導通させて電流が検出されれば、図15の様な断面構造における走査線2（ゲート電極8と同層）と対向電極との間のリークは殆どないため、走査線2と補助容量配線4との間のリークであると判断できる。

【0151】また、データ線3側の検査用TFT26aを導通させた際に電流が検出されたとすると、データ線3と対向電極との間のリークか、データ線3と補助容量配線4との間のリークかが判断できない。

【0152】そこで、次に検査用表示信号線21と対向電極を短絡してプラス電圧を、検査用走査信号線22と補助容量配線4を短絡してマイナス電圧をそれぞれ印加する。そして、データ線3の検査用TFT26aを導通させたときに電流が検出されれば、データ線3と補助容量配線4との間のリークであることが判断できる。また、データ線3側と走査線2側の両方の検査用TFT26a・26bを導通させたときの電流の有無によって、データ線3と走査線2との間のリークも検知することができる。

【0153】以上に述べたように、この電氣的検査の利点は、電源の供給系統を2通り切り替えて、後はスイッチングの動作だけで全抵抗検査が完了することであり、従来の図16に示したアクティブマトリクス基板50の構造の検査の様に、検査したい端子間の電圧を一回ずつ切り替えるための複雑なリレー回路等を外部に要しない。

【0154】また、本実施の形態のアクティブマトリクス基板16の構成では、データ線3にリークがあった場合には、それが赤、緑、青のいずれのデータ線3にあるかが電氣的にも判断できるため、修正を施す際には有利である。

【0155】さらに、走査線検査用制御信号線24、データ線検査用制御信号線25R・25G・25Bをいくつかのブロックごとに設けるなどの構造をとれば、リーク箇所の位置を特定することができ、さらに有利である。

【0156】また、本実施の形態のアクティブマトリクス基板16を備えた液晶表示パネルを検査する際の応用例としては、以上に述べた順序に限らず、また、例えば検査用表示信号線21、検査用走査信号線22、対向電極および補助容量配線4にそれぞれ異なる電圧を与えて、検査用表示信号線21と補助容量配線4の電流をモニターしておき、検査用TFT26a・26bをそれぞれ導通／遮断するようにしてもよい。この方法では、電源系統は余分に要するものの全抵抗検査を検査用TFT26a・26bのスイッチング動作だけで行うことができるため、さらに高速な検査が実現できる。

【0157】その後、このように検査して良品と判定された液晶表示パネルに対して、走査線2を駆動するゲートドライバ20b、およびデータ線3を駆動するソースドライバ20aをそれぞれ必要数実装し、最後にこれらドライバ20を駆動するのに必要な信号を供給するためのFPC(Flexible Printed Circuit)(図示せず)を、アクティブマトリクス基板16を構成する絶縁性基板の端に実装することで、アクティブマトリクス型液晶表示装置が完成する。

【0158】ところで、すでに述べたように、検査用TFT26a・26bは、表示装置完成後は表示になんら寄与しないものであるばかりでなく、各データ線3や各走査線2がそれぞれ電氣的に独立したものである必要を考えるとむしろ有害なものである。すなわち、これが悪影響を与えないためには、検査用TFT26a・26bは表示装置完成後は十分に高い抵抗であることが必須である。

【0159】ところが、TFTは半導体素子であるため、これに光があたると真性半導体中に電子・正孔対が発生し、漏れ電流が増加する。すなわち外部からの入射光の強度によっては、表示装置の性能に悪影響を与えかねず、また信頼性上の問題も懸念される。

【0160】したがって、検査用TFT26a・26bは、十分に遮光されていることが望ましく、ここでは、図1に示すように、対向基板18のブラックマトリクス(図中、クロスハッチングにて示す)に相対する場所に、検査用TFT26a・26bを設けている。

【0161】このような構成により、有効表示領域17の外周の無駄な領域を有効利用することができ、完全な遮光を期することができる。ただし、ブラックマトリクスの領域に十分な余分領域がない場合や、ブラックマトリクスそのものがない場合などは、実装部材などで遮光すればよい。

【0162】また、検査用TFT26a・26bの閾値を高くすることによって、実装終了後のアクティブマトリクス16において、該検査用TFT26a・26bが導通状態となることを防ぐ方法もある。すなわち、上述したように、液晶パネルの検査終了後の実駆動時においては、上記検査用TFT26a・26bが導通状態とな

ることは、表示に悪影響を与えるため避けるべきであり、上記検査用TFT26a・26bの閾値をあげることによって、検査用TFT26a・26bが表示に悪影響を与えない条件を広げることができる。

【0163】上記検査用TFT26a・26bの閾値を高くするためには、例えば、以下の方法がある。例として、図1に示す液晶表示パネルにおいて検査用制御信号線24・25B・25G・25R（すなわち、検査用TFT26a・26bのゲート電極）に+50Vの正バイアスを与え、60℃のプレートの上に約1分置いたところ、図18に表すように、TFT26a・26bの特性は大きくシフトし、初期特性Aに対して閾値が大きくプラス側に動き、上記検査用制御信号線24・25に仮に+20Vが印加されてもTFT26a・26bは導通状態にならなかった（図18における特性B）。ちなみに、上記検査用TFT26a・26bのゲート電極に過大なプラスバイアスを加えるだけでも閾値のシフトは起こるが、熱を加えることによってそれが促進されるため、より好ましい。

【0164】〔実施の形態2〕本発明に係る他の実施の形態を、図3～図5、図14、図15に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態1にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0165】図3は、本実施の形態のアクティブマトリクス型液晶表示装置の平面模式図である。

【0166】実施の形態1の図1に示したアクティブマトリクス基板16と異なり、図3に示す液晶表示装置のアクティブマトリクス基板31では、検査用TFT26aのゲートはいずれもデータ線検査用制御信号線25に共通に接続され、検査用TFT26aのソースが、2本の検査用表示信号線21a・21bに交互に接続されている。また、走査線2側の検査用TFT26bのソースも、2本の検査用走査信号線22a・22bに交互に接続されている。

【0167】データ線検査用制御信号線25には検査端子40より信号が入力され、検査用表示信号線21a・21bには、検査端子32a・32bより信号が入力される。検査用走査信号線22a・22bには、検査端子39a・39bより信号が入力される。

【0168】また、図1に示したアクティブマトリクス基板16は、補助容量配線4を有したCs on Common構造であったが、アクティブマトリクス基板31は、ある絵素の上方または下方の絵素の絵素TFT1（図14参照）を駆動する走査線2を、補助容量の代わりとして用いることによって開口率の向上を図る、いわゆるCs on Gate構造である。

【0169】このようなアクティブマトリクス基板31からなる液晶表示パネルに対しては、以下のようにして

点灯検査を行う。図4に、点灯検査時に与える信号のタイミングを示す。

【0170】走査線検査用制御信号線24、及びデータ線検査用制御信号線25のそれぞれに、+20Vを印加しつつ（図4（a）（b）参照）、検査用表示信号線21a・21bに実施の形態1と同じ信号を入力し（図4（c）参照）、検査用走査信号線22a・22bには、実施の形態1と同じ信号をタイミングをずらして入力する（図4（d）（e）参照）。また、対向基板用信号入力端子27には、-1Vの直流電圧を加える（図4（f）参照）。

【0171】アクティブマトリクス基板31の構造では、実施の形態1のアクティブマトリクス基板16のように、検査用の配線が赤緑青に対応していないため、色表示を行うことはできないが、点灯検査の後、表示装置内のデータ線3・3間のリーク欠陥を電氣的に検出できる。

【0172】すなわち、データ線検査用制御信号線25に+20Vを印加することで、検査用TFT26aを導通状態にしておき、検査用表示信号線21a・21bの各検査端子32a・32b間の電気抵抗を測定する。

【0173】一般にデータ線3・3間のリークは、隣接ライン間で生ずるため、該検査用TFT26aを交互に2本の検査用表示信号線21a・21b間に接続することで、これが可能となる。

【0174】そのため、検査用TFT26aに求められる導通状態における抵抗値は検出しようとするリークの抵抗値と比べて十分に小さなものでなければならない。具体的には、一般にデータ線3・3間に10MΩ以下のリークがあった場合には、その表示装置の置かれる環境の如何および使用時間によって視認される虞れがあるため、不良として排除する必要がある。検査用TFT26aの特性のばらつきを考えると、導通時の抵抗はトータルで検出抵抗値（リーク抵抗値）の10%以下であることが妥当であり、両検査端子32a・32bの間には、検査用TFT26aが2個直列に存在するため、1個当たりの抵抗値は500kΩ（リーク抵抗値の5%）以下である必要がある。

【0175】本実施の形態ではこれを満たすため、検査用TFT26aのチャネル幅、チャネル長をそれぞれ200（μm）、5（μm）とした。これは絶縁膜の単位面積当たりの静電容量と半導体中の電子の移動度から算出して170kΩとなるような設計にしたものであるが、検査用TFT26aの構成によってはチャネルのサイズはそれぞれ設計し直す必要があるのは当然である。

【0176】また、検査用TFT26aが破壊されない程度であれば、データ線検査用制御信号線25に供給される制御信号の電圧は高いほうが導通時の抵抗値が低くなって有利であるため、上述した+20Vに限定されるものではない。

【0177】ところで、図3のアクティブマトリクス基板31の構成では色表示ができないことは既に述べたが、図5に示すアクティブマトリクス基板33の構成とすると、この問題は解決される。

【0178】すなわち、このアクティブマトリクス基板33では、検査用TFT26aのソースは、検査用TFT26aが接続されているデータ線3の該当する色ごとに、赤の検査用表示信号線21R、緑の検査用表示信号線21G、青の検査用表示信号線21Bに接続されている。

【0179】したがって、データ線検査用制御信号線25に検査用TFT26aを導通させる信号を供給した上で、3本の検査用表示信号線21R・21G・21Bのそれぞれに独立して信号を供給することによって色表示が可能になる。もちろん、図3の場合と同様に、検査端子32R・32G・32Bの抵抗を測定することで、データ線3・3間のリークを検出できる。

【0180】そしてまた、図3のアクティブマトリクス基板31も、図5のアクティブマトリクス基板33も、検査用走査信号線が22a・22bの2本設けられ、偶数番目の走査線2と奇数番目の走査線2のそれぞれが交互に、各検査用走査信号線22a・22bに接続されている。

【0181】これは、Cs on Gate構造の場合、上下の隣り合う走査線2・2には異なるタイミングで絵素TFT1を導通させる信号を供給しなければならず、これに対応するためである。

【0182】また、このように走査線2のそれぞれが交互に2本の検査用走査信号線22a・22bに接続されている構造では、上述したデータ線3・3のリークの抵抗検査と同じ原理で、点灯検査後に、検査端子39a・39bの抵抗を測定することで、走査線2・2同士のリークを検出できる。尚、この場合の検査用TFT26bの抵抗値も500k $\Omega$ （リーク抵抗値の5%）以下とするのが好ましい。

【0183】また、本実施の形態では、検査用制御信号線24・25は、データ線側及び走査線側においてそれぞれ1本ずつとしたが、実施の形態1で述べたのと同じ理由で、全体表示時の検査用表示信号線や走査信号線、もしくは対向電極や補助電極にかかる負荷が大きくなり過ぎて検査上不具合を生じる場合などは、これらを複数本に分割して、ブロック毎に点灯することで、解決を図ることができる。

【0184】〔実施の形態3〕本発明に係る他の実施の形態を、図6、図19～図24に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態1、2にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0185】図6は、本実施の形態のアクティブマトリ

クス型液晶表示装置の平面模式図である。

【0186】図6に示すアクティブマトリクス基板34は、実施の形態2の図5に示したアクティブマトリクス基板33とは、検査に必要な信号の供給をすべて1辺から行っている点が異なる。つまり、検査用走査信号線22a・22bがゲートドライバ20bが配設されている辺にまで周回されており、検査端子39a・39bが該辺に形成されている。また、走査線検査用制御信号線24においては、データ線3側のデータ線検査用制御信号線25とパネル内部で電氣的に接続されており、検査端子40より信号供給される。またこの時、検査時において対向基板18にも信号入力可能となるように対向基板信号入力用の検査端子27も上記各検査端子（39a・39b・32R・32G・32B・40）と同一辺に配置されている。

【0187】このように検査端子（39a・39b・32R・32G・32B・40・27）を同じ辺に配設することで、検査用の治具の設計が容易かつ安価になり、また治具への設置時の液晶表示パネルの回転方向のずれに対するコンタクト不良の発生率が、2辺以上に検査端子がある場合と比べて抑えられる。

【0188】さらに、図における縦方向に多数の液晶表示パネルが連なった状態でも、点灯検査することができるため、小型パネルを大量に検査する場合でもこれらをまとめて検査することが可能となり、生産性が向上する。

【0189】すなわち、基板を大判にて生産した後、点灯検査する前に図の縦長方向に分断した後、検査端子（39a・39b・32R・32G・32B・40・27）がある方の辺だけ対向基板18をさらに切断して、端子へのコンタクトが可能となるようにする。こうして点灯検査を行ったあと、個々の液晶表示パネルに分断し、そのそれぞれに対してさらに対向基板18を切断してソースドライバ20aの実装領域のあたりの対向基板18を取り除く。

【0190】この構造によると、例えば実装後に検査端子から静電気が入ったり、不要な信号が入るのを防ぐために検査端子（39a・39b・32R・32G・32B・40・27）に絶縁テープ等を施そうとした場合でも、これを施すべき領域が一辺に限定されているため、作業性がよくなる。

【0191】さらに、これらの検査端子（39a・39b・32R・32G・32B・40・27）を、図19に示すように、液晶表示パネルの何れか1カ所に集中して配置すれば、すなわち、アクティブマトリクス基板の34-1の1辺における特定領域内で近接して配置されれば、さらに検査用治具への設置時の位置合わせが容易になり、また、絶縁テープなどを施す際の作業性も向上する。

【0192】また、図6のアクティブマトリクス基板3



4では、データ線検査用制御信号線25と走査線検査用制御信号線24とを、パネル内部で電氣的に接続したため、これによって余分な配線領域の確保が不要になるばかりでなく、この1本の制御信号線に加える信号のハイ／ローの切り替えのみで、全ての検査用TFT26a・26bのオン／オフが切り替わり、検査モードと実表示モードの切り替えが可能になる。

【0193】ここで、上記アクティブマトリクス基板34を大判にて生産した後、縦長方向に分断し、複数枚連なった状態の液晶表示パネルに対して検査を行なう場合の構成を図20に示す。尚、図20において、アクティブマトリクス型液晶表示パネルがデータ線方向に複数枚連なったものを母基板と称する。従来では、マザーガラスに縦横多数枚のアクティブマトリクスセルを配置して形成し、これと対向基板とを貼り合わせた後、それぞれのセルに分断するのが通常であるが、本実施の形態では、検査前の段階では個々のセルに分断するのではなく、図のように短冊状に分断する。但し、プロセスによっては、アクティブマトリクス基板34に対向基板18を貼り合わせてから分断するのではなく、先に予めアクティブマトリクス基板34および対向基板18を所定の形状（すなわち、短冊状）に分断してから貼り合わせる場合もある。

【0194】図20は検査段階での状態であり、アクティブマトリクス基板34の分断線71と対向基板18の分断線72とがずれて形成されている。これは、検査端子（39a・39b・32R・32G・32B・40・27）の配置領域が検査用治具とコンタクトできるように、該領域を露出させるためであり、この部分はそのまま液晶表示パネル完成時の走査線側実装領域となる。すなわち、上記構成では、それぞれのセルにおける全ての検査端子が、走査線側実装領域に対応する1辺に配置されているため、データ線側実装領域が対向基板18によってカバーされている図20の状態でも、点灯検査および電氣的検査を通常通り行なうことができる。尚、ここでの検査の行い方については、既に述べたのと同様である。

【0195】検査が終わった後は、分断線73において個々のセルに分断した後、対向基板18を分断線74において切り離し、データ線側実装領域を露出させる。ちなみに図の70a、70bはそれぞれソースドライバ、ゲートドライバが装着される部分であり、75はセルの分断後において廃棄される不要部分である。

【0196】このように、上記図20の構成では、複数枚のセルを一度に検査できるため、検査効率がよく、検査にかかるコストを削減できる。また、上記母基板の状態で行なう場合には、もとのマザーガラスの端面76を基準にして検査用治具に装着されるが、上記端面76の寸法精度は十分良好であるため、分断されたセルを検査用治具に装着する場合と比べてアライメントが取

りやすい。

【0197】次に、隣接するセルにおいて、同一信号を供給すべき配線を相互に結線した場合の構成を図21に示す。図21における母基板は、アクティブマトリクス基板34とほぼ類似した構成のアクティブマトリクス基板34-2がデータ線方向に複数枚連なった状態のものである。但し、上記母基板におけるアクティブマトリクス基板34-2では、検査端子（39a・39b・32R・32G・32B・40）に接続される各配線（22a、22b、24、25、21B、21G、21R）が各セル間において相互に結線されている。但し、データ線検査用制御信号線25は、走査線検査用制御信号線24に接続されているため、走査線検査用制御信号線24を介して結線されることとなる。

【0198】この場合、アライメント後や検査信号入力ピンのずれ等によって検査端子の何カ所において入力のコントラクトが悪くても、上記結線部分を介して隣接セルから信号が供給されるため、検査が可能となる。また、治具の製作コストを削減するために、間のセルの検査信号入力ピンを省略したり、信号入力端子のピッチが小さい場合には、隣接セルと交互に入力端子を設けても良い。例えば、図21の場合では、第1のセルにおいて39a、32G、40、27の検査端子を設け、第2のセルにおいて39b、32B、32R、27の検査端子を設けることができる。これにより、検査信号の入力をしやすくしたり、あるいは検査用治具の製作コストを下げることができる。

【0199】また、図21の構成では、同一信号を供給すべき配線を相互に結線したことにより、各検査用信号配線（22a、22b、24、25、21B、21G、21R）には、個々のセルにおいて検査信号を入力する必要がなくなる。このため、各セル上部の検査用信号配線近傍に十分な空き領域が無い場合や、検査端子の配置領域が十分に確保されない場合等には、上記各検査端子を走査線側実装領域に配置するのではなく、マザーガラスの余白領域75に配置することもできる。

【0200】但し、この場合、上記余白領域75において各検査端子に信号入力できるように、検査前の段階で上記余白領域75に対向する部分の対向基板18を切断して取り除く必要がある。

【0201】上記各検査端子をマザーガラスの余白領域75に配置した構成の母基板を図22に示す。上記図22における母基板は、アクティブマトリクス基板34とほぼ類似した構成のアクティブマトリクス基板34-3がデータ線方向に複数枚連なった状態のものである。

【0202】上記母基板においては、対向基板18側の共通電極への対向基板用信号入力端子27は、上記各検査端子と同様に余白領域75に設けられており、コモン移転部19a・19bを介して隣接セルの共通電極同士をアクティブマトリクス基板34-3側の配線を通じて

接続する形状となっている。すなわち、上記コモン移転部 19a・19b は、隣接する 2 枚のセルにおける各対向基板 18 の下端部付近および上端部付近にそれぞれ設けられており、コモン移転部 19a と 19b とがアクティブマトリクス基板 34-3 側の配線を通じて接続されている。また、上記アクティブマトリクス基板 34-3 側の配線部分には、液晶表示パネルの実駆動時に対向基板 18 に電圧を印加するための端子 p が形成されている。これにより、セルの分断後における液晶表示パネルの実駆動時には、上記端子 p からコモン移転部 19a を介して対向基板 18 に電圧が印加される。

【0203】さらにここでは、検査端子のそれぞれの配置とマザーガラスの端面 76 との位置関係を他の全ての機種と共通にしており、これによって、各セルのサイズなど規格が異なっても、全て共通の治具で検査を行なうことができる。このため、多機種少量生産の液晶表示パネルであっても、単一機種大量生産の場合と同様の検査を行なうことができ、生産性がよくなる。また、もとのマザーガラスの端面 76 に機械的にアライメントを取ることになるが、マザーガラスの寸法精度が十分良好であるので、信号入力的位置合わせが容易である上、該構造では入力端子の大きさを十分大きくすることができる。

【0204】また、図 11 の例では、隣接セル間の各検査用配線の結線は単純な電氣的接続としたが、配置的に十分な余裕がある場合は、スイッチング素子を介して接続した方が望ましい場合もある。この場合、上記スイッチング素子のオンオフを切り替えるのみで非検査セルを選択できることになり、全セルを同時に検査する際に検査用配線の負荷が大きくなりすぎて不都合を生ずる場合や、何れかのセルに重大なリーク欠陥があつて、このリーク電流が大きすぎて検査用配線に十分電圧がかからず、他のセルの検査にまで悪影響を及ぼす場合等に都合がよい。また、前述の電氣的検査を行なう場合には、これらセル間の切り替えを行ないつつ検査することによって、不良セルの特定が容易になる。

【0205】尚、上記の説明では、複数のアクティブマトリクスセルをデータ線方向に連結したものを母基板としたが、走査線方向であっても手段方向ともに同様であり、したがって特許請求の範囲において記載の列状という表現もセルの連結の方向を規定するものではない。

【0206】上記図 20 ないし図 22 の構成では、各データ線 3 は、検査用 TFT 26a を介してデータ線検査用制御信号線 25 と検査用表示信号線、21B、21G、および 21R とに接続されている。しかしながら、液晶表示パネルの実駆動時において各データ線 3 と検査用表示信号線 21B、21G、21R とが導通することは、表示に悪影響を与える。このため、液晶表示パネルの実駆動時には、データ線検査用制御信号線 25 にオフ電位が与えられ、検査用 TFT 26a は常にオフ状態となっている。

【0207】これに対し、図 23 の構成では、各データ線 3 は検査用 TFT 26a を介してデータ線検査用制御信号線 25、および検査用表示信号線 21B、21G、21R に接続されるのではなく、一旦隣接セルまで延長してから折り返し、自セルの検査用表示信号線 21B、21G、21R に直接接続される。なお、この場合、検査用 TFT 26a が形成されないため、データ線検査用制御信号線 25 も不要となる。

【0208】上記構造によると、母基板の状態では各データ線 3 は常に検査用表示信号線 21B、21G、21R と接続されているため、各走査線 2 のみ前述と同様に検査用 TFT 26b を介して信号を供給し、検査用表示信号線 21B、21G、21R には通常の点灯検査と同様のデータ信号を与えれば、検査を行なうことができる。検査後、個々のセルに分断する際に、各データ線 3 の延長部はこの折り返し部分において切断されるので、各データ線 3 は検査用データ線から切り離され、個々の独立した配線となる。

【0209】上記構造によると、検査用のスイッチング素子が大幅に減るため、検査用 TFT 部におけるデータ線間のリーク欠陥による歩留まり低下の懸念が大幅に減少し、また、信頼性上も都合がよい。また、検査用 TFT 26a にかかる領域上の制約も改善される上、データ線 3 への検査信号の入力抵抗が大幅に減少するため、より少ない書き込み時間での検査ができるなど、検査精度の向上にも貢献する。ちなみに該折り返し部は隣接セルに残留するが、これは電氣的になんら不具合を与えるものではなく、必要とあらば面取り等で取り除くこともできる。また、データ線方向でなく走査線方向にセルが連なる母基板構造とする場合には、隣接セルから折り返すのはデータ線でなく走査線であることは言うまでもない。

【0210】また、上記図 20 および図 21 の構成では、それぞれのセルにおける全ての検査端子 (39a・39b・32R・32G・32B・40・27) が、走査線側実装領域に対応する 1 辺に配置されているが、図 24 に示すように、対向する 2 辺に分けて配置することもできる。すなわち、図 24 に示す構成では、アクティブマトリクス基板 34-4 において検査端子 32R・32G・32B・40・27 が走査線側実装領域に対応する辺に配置されているが、検査端子 39a・39b はこれと対向する辺に配置されている。このような場合においても、データ線側実装領域が対向基板 18 によってカバーされている状態で点灯検査および電氣的検査を通常通り行なうことができ、アクティブマトリクス型液晶表示パネルがデータ線方向に複数枚連なった母基板に対して検査が可能となる。

【0211】〔実施の形態 4〕本発明に係る他の実施の形態を、図 7、図 8 に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及



び実施の形態1～3にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0212】すでに述べたように検査用TFT26a・26bは、表示装置完成後は表示になんら寄与しないものであるばかりでなく、データ線3や走査線2はそれぞれ電氣的に独立したものである必要があることから、検査用TFT26a、26bは表示装置完成後は十分に高い抵抗であることが必須である。

【0213】これを実現するため、表示中にはこれら検査用TFT26a・26bを非導通にする信号を与えておくことが望ましく、検査用TFT26a・26bがn型である場合には、表示中はゲートにマイナスの電圧が与えられていることが望ましい。

【0214】そこで、図7に示す本実施の形態のアクティブマトリクス型液晶表示装置のアクティブマトリクス基板35では、パネル内部で接続された1本の検査用制御信号線25(24)の端が、アクティブマトリクス基板35における下端(図において)にまで延設されている。その他の構成は、実施の形態3の図6に示したアクティブマトリクス基板34と同じである。

【0215】この下端は、ドライバ20への信号を供給するFPCを接続する領域であり、ここに1本の検査用制御信号線25(24)に信号を供給する端子43を設けて、これをFPCと接続しておき、外部から検査用TFT26a・26bにマイナスの電圧を加えている。これにより、液晶表示装置の駆動時には必ず検査用TFT26a・26bが遮断されている状態にあり、表示上不具合を生じない。

【0216】さらに、図8に示すアクティブマトリクス基板36のように、ゲートドライバ20bの駆動用電源の内のマイナス側の電源と検査用制御信号線25(24)を接続する構成ともできる。

【0217】これは、ゲートドライバ20bやソースドライバ20a等のドライバ20のICには、このICの内部のロジック回路内のスイッチング素子をオン/オフするための電源が必要であることを利用したもので、図7のアクティブマトリクス基板35の構成のように外部から別に電圧を印加する必要がなく、かつ表示上不具合を生じない。

【0218】このパネル内の接続は、ドライバ20の駆動用電源の内のマイナス側の電源のほか、ドライバ20からの出力の電圧レベルを外部から与える電源でもよく、また検査用TFT26a・26bの特性によってはドライバ20に接地電位を与える配線と接続してもよい。

【0219】〔実施の形態5〕本発明に係る他の実施の形態を、図9に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態1～4にて示した部材と同一の機能を有する部

材には、同一の符号を付記し、その説明を省略する。

【0220】前述の実施の形態1～4においては、検査用TFT26a・26bは、対向基板18上のブラックマトリクスに相当する部分に設けられていたのに対し、本実施の形態のアクティブマトリクス型液晶表示装置では、検査用TFT26a・26bの上には対向基板42のブラックマトリクス(図中、クロスハッチングにて示す)がなく、検査用TFT26a・26bに光を照射することができるようになっている。

【0221】この構造は以下ような利点がある。つまり、前述したように検査時には検査用TFT26a・26bの抵抗値は低ければ低いほどよく、そのため検査用TFT26a・26bのチャネル幅Wをチャネル長Lで除した値は大きくする必要がある。具体的にはデータ線3・3間のリーク抵抗を検知するには500kΩ以下にする必要があり、これを実現するために前述の実施の形態2では、W/Lを200/5とした。このように大きな検査用TFT26a・26bでは、これを設置したことによる不良の発生が懸念され、また、これによって良品率が低下することが許されないことは前述した通りである。

【0222】また、例えば大型機種の場合の様に、走査線容量が大きい場合を例に考察してみると、検査用TFT26bが600pFの走査線容量をスイッチングするとして、実駆動時のパルス幅25μsに対して時定数が十分小さい3μsとなるように検査用TFT26bの抵抗値を設定すると、5kΩ以下でなければならない。これをMOSTFTの一般的な電流の近似式である以下の式に従って導くとW/Lは1500以上でなければならない。

$$【0223】I_d = (W/L) \mu C \{ (V_g - V_{th}) V_{ds} - V_{ds}^2 / 2 \}$$

ただし、ここでμは電子の移動度で0.5cm<sup>2</sup>/Vs、Cは単位面積当たりのゲート絶縁膜9の容量で1.6×10<sup>-8</sup>F/m<sup>2</sup>とした。

【0224】また、走査線2の電圧を-10Vおよび+15Vとし、検査用制御信号線24(25)の印加電圧を20Vとして電圧固定で抵抗値計算した。現実としてはLは最小で5μm程度が限界であり、この場合Wは7500μm以上となり、これは歩留りまで考慮すると実現は困難であると言わざるを得ない。

【0225】そこで、検査用TFT26a・26bに検査時だけ光を照射して電流値を増大させることによって、W/Lが小さくても必要な書き込み特性が得られるようにしたのである。

【0226】すなわち、検査用TFT26a・26bは半導体素子であり、これに光が当たると真性半導体中に電子・正孔対が発生する。TFTがオンされた状態においては、真性半導体は十分に反転しているため、オフの場合の漏れ電流ほどの光感度は得られないが、それでも

光の強度によっては5倍から10倍程度の電流増加があることが実験的に確認された。

【0227】アクティブマトリクス基板34では、検査用TFT26a・26bは一樣にオン状態としており、検査用表示信号線21R・21G・21Bや検査用走査信号線22a・22bの信号の切り替えで点灯状態を変化させる方式であるため、検査が終わるまでの間は検査用TFT26a・26bをスイッチングする必要がなく、検査用TFT26a・26bに一樣に強い光を照射し続けるだけでよい。

【0228】但し、検査時に検査用TFT26a・26bに光を当てるべく、対向基板42においてはブラックマトリクスをこれら検査用TFT26a・26bに重ならないように設けているので、実装後は遮光を考慮にいれて外装部材を設計しておく必要がある。

【0229】〔実施の形態6〕本発明に係る他の実施の形態を、図10に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態1～5にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0230】図10は、本実施の形態のアクティブマトリクス型液晶表示装置の平面模式図である。

【0231】図10に示すアクティブマトリクス基板37は、実施の形態4の図7に示したアクティブマトリクス基板35とはほぼ同じ構成を有しているが、FPCと接続される前述の端子43が検査端子40としての機能も有し、かつ、この端子43と、検査用TFT26a・26bとの間に、入力保護用の抵抗素子44が設けられている構成である。

【0232】これは、次のような理由による。すなわち、検査用制御信号線24(25)は、検査用TFT26a・26bのゲート電極とつながれているのみで他に電荷の逃げる経路がないため、一般のMOSトランジスタのゲートと同様にインピーダンスが非常に高い。したがって、この配線に静電気が入り込んだ場合、検査用TFT26a・26bのゲートドレイン間やゲートソース間に高電圧がかかることとなり、絶縁破壊が起こり、リーク欠陥をおこす恐れがある。

【0233】そこで、実施の形態3で述べたように、不要な信号が入るのを防ぐために各検査端子に絶縁テープ等を施す絶縁処理が有効であるが、図10の構成では、この端子43は検査後、検査用TFT26a・26bに遮断電圧を与えるべくFPCを通じて外部に導通される。

【0234】したがって、この液晶表示装置を外部の装置に装着したり取り扱う際に帯電した物体に触れる機会が多くなり、静電気不良の確率が高くなる。そして、この不良は液晶表示装置が実際に使用されるユーザの手元で発生する可能性があるため、出荷前の検査などで選別することができず極めて不都合であり、表示装置の構造

面で何らかの対策を講じておく必要がある。

【0235】そこで、従来の表示装置における配線間の入力保護回路のように、トランジスタのゲートとソースを短絡して構成したダイオードを双方向につないで隣接配線に静電気を逃がすことが有効であり、図10に示すように、このアクティブマトリクス基板37では、検査用走査信号線22a・22b間、及び検査用表示信号線21R・21G・21B間に、該ダイオード型のTFTからなる入力保護回路45をつないで静電気対策としている。

【0236】しかしながら、検査用制御信号線24(25)と、これら検査用走査信号線22a・22b、及び検査用表示信号線21R・21G・21Bの間には入力保護回路45を設けず、検査用制御信号線24(25)においては、端子43と検査用TFT26a・26bとの間に入力保護用の抵抗素子44を設けている。

【0237】これは、検査時に検査用制御信号線24(25)にはプラスのバイアスを加えるため、ダイオード間に閾値を大きく越える電圧が印加されることによって、入力保護回路45を経路として電流が流れるため、検査用TFT26a・26bの各端子に所望の電圧がかからず、検査上不具合が生じる可能性が高いためである。

【0238】この入力保護用の抵抗素子44の構造は、配線の一部を金属膜のかわりに半導体のn<sup>+</sup>層で置き換えたもので、比抵抗が高いことによって高抵抗部を設けている。n<sup>+</sup>層の比抵抗は、1kΩcm程度であり膜厚300Åとすると、パターンの長さとの比を3:1とすることで、抵抗は1MΩとなる。このn<sup>+</sup>層は、絵素TFT1や検査用TFT26a・26bを形成する工程で同時に形成されるため、工程数の増加はない。

【0239】このようにして入力部に高抵抗を接続しておくことで、静電気の経路の時定数を大きくしておき、検査用TFT26a・26bの破壊を防ぐことができる。

【0240】ここでは、検査用制御信号線24(25)の静電容量は数百pF程度であるため、時定数は数百μsであり、抵抗素子44を設けない場合のように一瞬のうちに静電気が検査用TFT26a・26bに達する場合とくらべて、破壊は極端に少なくなる。

【0241】なお、図10においては、走査線検査用制御信号線24とデータ線検査用制御信号線25を基板上で導通しており、かつこれに電圧を印加する検査端子としての機能も有する端子43がFPC部に延長されて形成されているため、入力保護用の抵抗素子44はFPCのすぐ内側に設けているが、FPC部ではなく空き領域に検査端子が設けられている場合には、その検査端子と検査用TFT26a・26bの間に入力保護用の抵抗素子44を設けるべきである。

【0242】また、図1、図3、図5に示した構成のよ

うに、走査線検査用制御信号線24とデータ線検査用制御信号線25とが導通していない別々の場合は、それぞれの検査端子41・40と検査用TFT26a・26bとの間に入力保護用の抵抗素子44を設けることが有効である。

【0243】また、それら検査用制御信号線24・25同士の間も前述のダイオード型のTFTを用いた入力保護回路45を介して接続しておくことで、どちらか1本の配線に入った静電気を他方に逃がすことができるので、より有効な静電気対策となる。なお、このようなダイオード型のTFTを用いた入力保護回路45は、絵素TFT1の作製工程で同時に作製できるので、工程数の増加はない。

【0244】また、図7の構成のように、検査用の制御信号を入力する検査端子40と、実装後に検査用TFT26a・26bを遮断するための電圧を印加するべき端子43が別々に設けられている場合には、そのそれぞれ入力部と検査用TFT26a・26bとの間に入力保護用の抵抗素子44を設けることが望ましい。

【0245】そして、以上のような構成では、検査の際、検査用制御信号の入力は抵抗素子44を介して行われるが、既に述べたように制御信号はプラスの直流電圧が与えられるため、該抵抗素子44があることによる不具合は発生しない。また、検査後のドライバ20が実装された段階においても、該抵抗素子44を介して端子43からマイナスの電圧が与えられるが、これも直流であるため時定数などは考慮する必要がないので、抵抗素子44による不具合は生じない。

【0246】〔実施の形態7〕本発明に係る他の実施の形態を、図11～図13に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態1～6にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0247】図11は、本実施の形態のアクティブマトリクス型液晶表示装置の平面模式図である。

【0248】図11に示すアクティブマトリクス基板38は、実施の形態4の図8に示したアクティブマトリクス基板36とほぼ同じ構成を有しているが、検査用制御信号線24（25）がゲートドライバ20bの駆動用電源の内のマイナス側の電源と接続される配線に、入力保護回路46が設けられた構成である。静電気はこの保護回路46の抵抗値と検査用制御信号線24（25）の静電容量と、外部回路における電源系統の静電容量からなる時定数によって遅延し、破壊が防止される。

【0249】そして、この入力保護回路46は、前述の入力保護用の抵抗素子44のような単純な線形素子のかわりに非線形素子であるダイオードからなる。

【0250】図12に、入力保護回路46の回路図を示す。入力保護回路46は、順方向をそれぞれ逆の方向に

もつダイオード $D_1$ ・ $D_2$ を並列に配置してなる抵抗回路46aを構成単位として複数個直列につなげた構成である。該ダイオード $D_1$ ・ $D_2$ を用いた入力保護回路46のような回路は、実施の形態6で前述した入力保護回路45のように配線の静電気対策として一般に用いられているもので、絵素TFT1と同工程で、ゲートとソースを短絡して2端子素子としたダイオード型TFTを用いる。図13に、図12の回路図を、トランジスタレベルで表わした回路図を示す。

【0251】前述の実施の形態6のアクティブマトリクス基板37に備えられた入力保護用の抵抗素子44の場合、静電気の電圧によらず抵抗値が一定であるため、設計しやすいという利点があるが、工程数の低減を目的として $n$ 層の形成にかかるフォト工程を削減し、その上層のソース、ドレイン電極を構成する金属膜をフォトレジストの代わりとする場合等のように、高抵抗の配線を形成することが困難な場合には実現できない。

【0252】さらに、このような工程上の都合を無視したとしても、次の点から本実施の形態のような非線形素子からなる構造は利点がある。

【0253】すなわち、抵抗素子44のような高抵抗素子の場合には、静電気が加わって過電流が該抵抗素子44を流れた場合、ここで発生するジュール熱によって抵抗素子44が融解され、電気的に離れた状態となる。このような状態となると、検査用TFT26a、26bを遮断する電圧を印加することができず、信頼性を保証する上で問題である。

【0254】ところが、本実施の形態のように、ダイオード $D_1$ ・ $D_2$ でこれを構成した場合は、ダイオード $D_1$ ・ $D_2$ に高電圧が加わった段階で、半導体層が劣化すると同時にダイオード $D_1$ ・ $D_2$ のゲート絶縁膜が破壊され、ダイオード $D_1$ ・ $D_2$ の両端は短絡状態となりやすい。すなわち、仮に静電気によって入力保護回路46が破壊されたとしても、実装後に外部回路を駆動するための基板上の配線の内の出力電圧のローレベルを規定する電圧が加えられる配線と検査用制御信号線24（25）は電気的に接続されており、検査用TFT26a・26bが及ぼす悪影響の心配はなくなる。

【0255】ちなみに、本実施の形態の入力保護回路46では、一対のダイオード $D_1$ ・ $D_2$ からなる抵抗回路46aを複数個直列につなげた状態に設置しているのは、仮に静電気で一段目の抵抗回路46aのダイオード $D_1$ ・ $D_2$ が破壊されても、次段目の抵抗回路46aによって保護抵抗としての機能を維持するための構造である。

【0256】このような入力保護回路46を、図10に示した実施の形態6のアクティブマトリクス基板37における抵抗素子44の代わりに設けることもできる。

【0257】この場合、検査の際に検査用の制御信号の入力は入力保護回路46を介して行われるが、既に述べ

たように制御信号はプラスの直流電圧が与えられ、また、検査後のドライバ20が実装された段階においても、入力保護回路46を介して端子43からマイナスの電圧が与えられ、これも直流であるため時定数などは考慮する必要がないので、入力保護回路46による不具合は生じない。

【0258】但し、1段の抵抗回路46aあたりダイオード $D_1 \cdot D_2$ の閾値に相当する電圧が入力保護回路46にかかるため、検査用TFT26a・26bを十分に機能させるためには、入力保護回路46は多くとも5段程度以下におさめておくべきである。

【0259】〔実施の形態8〕本発明に係る他の実施の形態を、図25～図29に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態1～7にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0260】アクティブマトリクス基板においては、各バスラインや絵素スイッチング素子を静電気から守る目的で、ある特定ラインにかかった静電気を他のバスラインに逃がし、パネル全体に電荷を分散させることにより、特定箇所の静電破壊を防ぐ構造がある。もちろん、バスラインにまたがる電流パスは、ある程度高抵抗でなければ表示上不具合を生じるため、各バスラインは通常数 $M\Omega$ 以上の抵抗素子で接続されている。ところが、上記構造では、検査時には複数本のバスラインを束ねて信号を供給するため、これらの抵抗素子は複数個並列に並ぶことになり、実質の抵抗値が低下して検査上不具合を

生じることがある。

【0261】図25は、本実施の形態における走査線2と検査用走査信号線22a・22bの一部を示したものである。走査線2は偶数ライン、奇数ラインごとにそれぞれ検査用走査信号線22a・22bに接続されている。また、各走査線間は抵抗素子78で接続されており、これを流れる電流を $i/2$ とする。この場合、1本の走査線に流れ込む電流は $i$ となり、検査用走査信号線全体を流れる電流は $ni/k$ となる。但し、 $n$ は走査線2の本数、 $k$ は検査用走査信号線の本数であって本実施の形態の場合は $k=2$ である。この $ni/k$ の電流によって、検査用走査信号線での電圧降下が発生し、走査線に所定の電圧がかからなくなる。尚、上記検査用走査信号線22a・22bは、検査後において分断線77で分断される。

【0262】図25において1対の走査線2・2に注目した場合の等価回路を図26に示す。ただし、ここでは検査用走査信号線の抵抗値を $R$ とし、入力端（図では、 $V_{gh}$ 、 $V_{gl}$ と記述、これはこの部分の印加電圧でもある）近傍に $R/2$ の抵抗値を置いた。また、全ての走査線2は検査用走査信号線22a・22bの中間点に集中して配置されていると近似した。この近似は後に述べる試作結果によって、妥当であることが確認された。

【0263】図26において各抵抗を流れる電流から、各部の電圧を容易に求めることができ、各走査線2に実際にかかる電圧は入力を $V_{gh}$ 、 $V_{gl}$ とした時、

【0264】

【数1】

$$v_o - v_e = \frac{rd/2}{R(n/k) + rd/2} \times (V_{gh} - V_{gl})$$

【0265】であることが求まる。但し、 $v_o$ 、 $v_e$ は上記図26に示された1対の走査線のそれぞれにかかる電圧、 $rd$ は抵抗素子78の1個あたりの抵抗値である。数1より明らかなように、これら1対の走査線間における電位差（ $v_o - v_e$ ）は、検査用走査信号線22a・22bの入力端子に与えられる印加電圧 $V_{gh}$ 、 $V_{gl}$ の電位差よりも小さくなる。但し、最低でも印加電圧の8割は走査線にかかることが望ましい。走査線にかかる電圧がこれより小さい場合、絵素スイッチング素子が十分に導通せず、オン不良画素の見極めに不具合を生じ、検査の精度を著しく低下させる。このことから以下の式を満たすことが必要である。

【0266】

【数2】

$$v_o - v_e = \frac{8}{10} \times (V_{gh} - V_{gl})$$

【0267】これら2式から関係を導くと、以下の式を満たす必要があることがわかる。

【0268】

【数3】

$$R < (rd/8) / (n/k)$$

【0269】尚、上記説明は走査線について考察したものであるが、これはデータ線についても同様のことが言える。すなわち、隣接するデータ線3・3間に抵抗素子を配置し、前記各抵抗素子の抵抗値を $rd$ 、データ線3の本数を $n$ 、検査用表示信号線の本数を $k$ 、検査用表示信号線の抵抗値を $R$ とした場合、これらの値は数3を満たす必要がある。

【0270】ところで、上記抵抗素子78は図27に示すように、トランジスタのゲートとドレインとを接続してダイオード特性を示す非線形素子を双方向に並列に配置したものとすることが多い。これは、該抵抗素子78を絵素トランジスタと同工程で作成することができ、工程数の増加を防ぐことができるという効果が得られる以外に、弱電圧に対しては高抵抗で、静電破壊を起こすような強電圧に対しては低抵抗になるという特性が、保護用の抵抗素子としては好都合であることによる。

【0271】この場合でも、検査用走査信号線22a・22bの電圧降下まで考慮して、実際に非線形素子にかかる電圧とそのときの電流を計算して設計すれば、上記と同様の考え方が通用する。具体的には、移動度0.

5、 $V_{th}=1V$ のトランジスタで抵抗素子78を形成し、 $V_{gh}=15V$ 、 $V_{gl}=-10V$ 、検査用走査信号線の全抵抗値 $5k\Omega$ 、走査線数220本で計算したところ、抵抗素子78のトランジスタにおけるチャネル幅およびチャネル長さの比は3.25以下でなければならないことが算出された。逆に抵抗素子78のトランジスタにおけるチャネル幅およびチャネル長さの比が3.25のとき、この抵抗素子を流れる電流の大きさに応じておこる検査用走査信号線での電圧降下は、 $V_{gh}$ 側 $V_{gl}$ 側それぞれ2.5Vずつであり、各走査線2にかかる電圧（抵抗素子の両端にかかる電圧）はそれぞれ12.5V、-7.5V（HighとLowの差は印加電圧の8割）である。したがって抵抗素子78には20Vかかることになり、この電圧における抵抗値は $4.4M\Omega$ である（この時、抵抗素子1本あたりの電流量 $i/2$ は $4.5\mu A$ であり、検査用走査信号線には $110 \times i = 1mA$ 流れる。したがって、検査用走査信号線での電圧降下は $1mA \times 5k\Omega / 2 = 2.5V$ となり、上述の電圧降下量と一致しているのがわかる）。抵抗素子78の抵抗値がこの $4.4M\Omega$ より小さい場合には、検査用走査信号線にはより大きな電流が流れ、結果的に検査用

走査信号線での電圧降下がさらに大きくなるため、各走査線にかかる電圧はさらに小さくなり（印加電圧の8割未満）、検査上の不具合を生ずる。したがって、この $r_d = 4.4M\Omega$ と $n = 110$ 、 $k = 2$ という値を数3の右辺に代入すると、 $5k\Omega$ となっており、検査用走査信号線Rの満たすべき値の最小値であるという上記計算結果と一致する。

【0272】実際にこのような液晶表示パネルを作成したところ、検査用配線を用いて検査をおこなったときの結果と、実装部材を実装して実駆動した時の見え方とはよく一致した。さらに、検査用配線を用いて検査する際、わざと抵抗素子78の部分に光をあてて抵抗値を下げてみたところ、パネルによっては点欠陥が実駆動のときより多く視認されるものがあり、検査の精度が悪くなることが分かった。

【0273】図28は、各走査線2に対して検査用TFT26bを介して検査用走査信号線22a・22bから検査用信号が供給される場合である。また、図28において1対の走査線2・2に注目した場合の等価回路を図29に示す。この場合、検査用TFT26bの抵抗値も考慮に入れなければならない、上記と同様の考え方により、 $v_o$ および $v_e$ は次式のようになる。

【0274】

【数4】

$$v_o - v_e = \frac{r_d / 2}{R(n/k) + 2r_{tr} + r_d / 2} \times (V_{gh} - V_{gl})$$

【0275】但し、ここでは検査用TFT26bの抵抗値を $r_{tr}$ としている。したがって、抵抗素子78の抵抗値の満たすべき条件は以下になる。

【0276】

【数5】

$$R < (r_d / 8 - 2r_{tr}) / (n/k)$$

【0277】具体的には、移動度0.5、 $V_{th}=1V$ のトランジスタで抵抗素子78および検査用TFT26bを形成し、検査用TFT26bのチャネル幅およびチャネル長さをそれぞれ $200\mu m$ 、 $7\mu m$ 検査用スイッチング素子を導通させるために走査線検査用制御信号線に与える電圧25Vとし、 $V_{gh}=15V$ 、 $V_{gl}=-10V$ 、検査用走査信号線の抵抗値 $5k\Omega$ 、走査線数220本で計算したところ、抵抗素子78のトランジスタのチャネル幅、チャネル長さの比は1.6以下でなければならないことが算出された。逆に抵抗素子78のトランジスタにおけるチャネル幅およびチャネル長さの比が1.6のとき、この抵抗素子を流れる電流の大きさに応じておこる検査用走査信号線および検査用スイッチング素子26bでの電圧降下は、 $V_{gh}$ 側 $V_{gl}$ 側それぞれ3.1V、1.9Vであり、各走査線2にかかる電圧（抵抗素子の両端にかかる電圧）は、それぞれ11.9

V、-8.1V（HighとLowの差は印加電圧の8割）である。したがって抵抗素子78には20Vかかることになり、この電圧における抵抗値は $8.7M\Omega$ である（この時、抵抗素子1本あたりの電流量 $i/2$ は $2.3\mu A$ であり、検査用走査信号線には $110 \times i = 0.51mA$ 流れる。したがって、検査用走査信号線での電圧降下は $0.51mA \times 5k\Omega / 2 = 1.3V$ となる。またこの条件における検査用スイッチング素子26bのソースドレイン間抵抗は $V_{gh}$ 側 $V_{gl}$ 側でそれぞれ $396k\Omega$ 、 $136k\Omega$ であり、これらによる電圧降下量はそれぞれ $396k\Omega \times i = 1.8V$ 、 $136k\Omega \times i = 0.6V$ であり、検査用走査信号線での電圧降下と検査用スイッチング素子での電圧降下の和は、 $V_{gh}$ 側 $V_{gl}$ 側ともに上述の電圧降下量と一致していることがわかる）。抵抗素子78の抵抗値がこの $8.7M\Omega$ より小さい場合には、検査用走査信号線にはより大きな電流が流れ、結果的に検査用走査信号線および検査用スイッチング素子での電圧降下がさらに大きくなるため、各走査線にかかる電圧はさらに小さくなり（印加電圧の8割未満）、検査上の不具合を生ずる。したがって、この $r_d = 8.7M\Omega$ 、 $r_{tr} = (396k\Omega + 136k\Omega) / 2 = 0.27M\Omega$ 、 $n = 110$ 、 $k = 2$ という値を数

5の右辺に代入すると、 $5\text{ k}\Omega$ となっており、検査用走査信号線Rの満たすべき値の最小値であるという上記計算結果と一致する。

【0278】実際にこのような液晶表示パネルを作成したところ、検査用配線を用いて検査をおこなったときの結果と、実装部材を実装して実駆動した時の見え方とはよく一致した。さらに、検査用配線を用いて検査する際、わざと抵抗素子78の部分に光をあてて抵抗値を下げてみたところ、パネルによっては点欠陥が実駆動のときより多く視認されるものがあり、検査の精度が悪くなることが分かった。

【0279】尚、上記説明は検査用TF Tを設けた場合に走査線について考察したものであるが、これはデータ線についても同様のことが言える。すなわち、隣接するデータ線3・3間に抵抗素子を配置し、前記各抵抗素子の抵抗値を $r_d$ 、各データ線検査用スイッチング素子22aの抵抗値を $r_{tr}$ 、データ線3の本数を $n$ 、検査用表示信号線の本数を $k$ 、検査用表示信号線の抵抗値を $R$ とした場合、これらの値は数5を満たす必要がある。

【0280】〔実施の形態9〕本発明に係る他の実施の形態を、図30、図31に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態1～8にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0281】図30は、本実施の形態における走査線2と検査用走査信号線22a・22bの一部を示したものである。走査線2は偶数ライン、奇数ラインごとにそれぞれ検査用走査信号線22a・22bに接続されている。また、各走査線間は静電気からパネルを守る目的で抵抗素子78で接続されているが、図25の場合と異なり隣接走査線間ではなく、同一の検査用走査信号線に接続されている走査線ごとに抵抗素子78で結ばれている。この構造により、抵抗素子78には、検査中に電圧がかからず電流が流れないため、静電気を逃す構造を維持しつつも、抵抗素子78を電流が流れることによる検査用走査信号線での電圧降下がなく、検査精度が更に向上する。また、上記検査用走査信号線22a・22bは、検査後において分断線77で分断される。

【0282】図31は、同様の構成を検査用表示信号線21R、21G、21Bに当てはめた場合の図である。図31の構成では、検査用TF T 26aを用いて検査する場合の構成を図示しているが、抵抗素子78を同一の検査用表示信号線に接続されたデータ線ごとに接続する点では同じである。ただし、検査用TF T 26aにおける電圧降下がある分、検査後分断して検査用配線から開放する場合より、さらに、本形態の効果が大きくなる。

【0283】尚、図31の構成では、検査用表示信号線は3本設けられているので、抵抗素子78もおのずと3本ごとに接続されることになる。また、RGB各色ごと

に抵抗素子78で結ばれているので、例えば抵抗素子78が前述の非線形素子で形成されている場合などで、使用しているうちに微小なリークが発生した場合でも、同色間での隣接リークであるため表示上視認されにくく都合がよい。

#### 【0284】

【発明の効果】本発明の請求項1に記載のアクティブマトリクス型液晶表示パネルは、以上のように、複数のデータ線に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が個別に接続されており、各検査用スイッチング素子には、検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が共通に配設されると共に、検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線が、隣接するデータ線に異なる制御信号が入力されるように複数本配設されている構成である。

【0285】これにより、工程数を増やすことなく、信号系統間のリーク欠陥を識別可能で、かつデータ線間のリークも目視にて検出可能な液晶表示パネルを提供することができるという効果を奏する。

【0286】本発明の請求項2に記載のアクティブマトリクス型液晶表示パネルは、請求項1に記載の構成において、データ線に接続された検査用スイッチング素子に複数本配設された前記制御信号線は、検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されている構成である。

【0287】また、本発明の請求項3に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項2に記載のアクティブマトリクス型液晶表示パネルにおいて、検査用表示信号線に検査用の表示信号を供給しつつ、複数本配設されたデータ線検査用制御信号線に供給する制御信号を順次切り替えて色表示するものである。

【0288】これにより、工程数を増やすことなく、検査時の色表示が可能となり、信号系統間のリーク欠陥に加えて、データ線間のリークや隣接絵素間のリーク欠陥をも目視で容易に検出可能な液晶表示パネルを提供することができるという効果を奏する。

【0289】本発明の請求項3に記載のアクティブマトリクス型液晶表示パネルは、以上のように、複数のデータ線に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が個別に接続されており、各検査用スイッチング素子には、検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線が共通に配設されると共に、検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されている構成である。

【0290】これにより、工程数を増やすことなく、信号系統間のリーク欠陥を識別可能で、かつデータ線間のリークも目視にて検出可能で、かつ、目視では検出でき



ないような信号系統間のリーク欠陥をも電氣的に検出可能な液晶表示パネルを提供することができるという効果を奏する。

【0291】本発明の請求項4に記載のアクティブマトリクス型液晶表示パネルは、請求項3に記載の構成において、データ線に接続された検査用スイッチング素子に複数本配設された前記検査用表示信号線は、検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されている構成である。

【0292】また、本発明の請求項33に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項4に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線に制御信号を供給しつつ、複数本配設された検査用表示信号線に供給する検査用の表示信号を順次切り替えて色表示するものである。

【0293】これにより、工程数を増やすことなく、検査時の色表示が可能となり、データ線間のリークや隣接絵素間のリーク欠陥を目視で容易に検出することができ、かつ、目視では検出できないような信号系統間のリーク欠陥やデータ線間のリーク欠陥をも電氣的に検出可能な液晶表示パネルを提供することができるという効果を奏する。

【0294】本発明の請求項5に記載のアクティブマトリクス型液晶表示パネルは、請求項1ないし4の何れか1項に記載の構成において、複数の走査線に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が個別に接続されており、走査線に接続された各検査用スイッチング素子には、該検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線、及び該検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が配設されている構成である。

【0295】これにより、走査線側の検査用の配線も切断する必要がなくなるので、たとえパネルを個々に分割した後で検査を実施しても、工程数の増加は一切なく、より優れた構成の液晶表示パネルを提供できるという効果を奏する。

【0296】本発明の請求項6に記載のアクティブマトリクス型液晶表示パネルは、請求項5に記載の構成において、走査線に接続された各検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる検査用の走査信号が入力されるように複数本配設されている構成である。

【0297】これにより、上記した請求項5に記載した構成による効果に加え、隣接する走査線を絵素電極の補助容量として使う、いわゆるCs on Gate構造の場合にも、支障無く点灯検査することができるという効果を奏する。

【0298】本発明の請求項7に記載のアクティブマト

リクス型液晶表示パネルは、請求項5又は6に記載の構成において、データ線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線と、走査線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線とが、前記絶縁性基板上で電氣的に接続されている構成である。

【0299】これにより、上記請求項5又は6に記載の構成による効果に加えて、検査用配線の形成にかかる領域を小さくでき、また、検査時と実装後の点灯時の制御信号の入力を容易にできるという効果を奏する。

【0300】本発明の請求項8に記載のアクティブマトリクス型液晶表示パネルは、請求項3または4に記載の構成において、前記データ線検査用スイッチング素子が導通状態にある時の、該データ線検査用スイッチング素子のソースドレイン間の抵抗値が、隣接するデータ線間のリーク抵抗値、もしくは、走査線ーデータ線間のリーク抵抗値の5%以下である構成である。

【0301】本発明の請求項9に記載のアクティブマトリクス型液晶表示パネルは、請求項3または4に記載の構成において、前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が、隣接する走査線間のリーク抵抗値、隣接するデータ線間のリーク抵抗値、もしくは、走査線ーデータ線間のリーク抵抗値の5%以下である構成である。

【0302】本発明の請求項10に記載のアクティブマトリクス型液晶表示パネルは、請求項3または4に記載の構成において、前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線、及び該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が配設されていると共に、隣接する各走査線間に補助容量配線が走査線と並行に配設されており、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が、隣接するデータ線間のリーク抵抗値、走査線ー補助容量配線間のリーク抵抗値、データ線ー補助容量配線間のリーク抵

抗値、もしくは、走査線－データ線間のリーク抵抗値の 5%以下である構成である。

【0303】本発明の請求項 1 1 に記載のアクティブマトリクス型液晶表示パネルは、請求項 3 または 4 に記載の構成において、前記データ線検査用スイッチング素子が導通状態にある時の、該データ線検査用スイッチング素子のソースドレイン間の抵抗値が 500 k $\Omega$  以下である構成である。

【0304】本発明の請求項 1 2 に記載のアクティブマトリクス型液晶表示パネルは、請求項 3 または 4 に記載の構成において、前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が 500 k $\Omega$  以下である構成である。

【0305】本発明の請求項 1 3 に記載のアクティブマトリクス型液晶表示パネルは、請求項 3 または 4 に記載の構成において、前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線、及び該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が配設されていると共に、隣接する各走査線間に補助容量配線が走査線と並行に配設されており、前記データ線検査用スイッチング素子および前記走査線検査用スイッチング素子が導通状態にある時の、これらの検査用スイッチング素子のソースドレイン間の抵抗値が 500 k $\Omega$  以下である構成である。

【0306】これにより、上記請求項 3 または 4 に記載の構成による効果に加えて、上記検査用スイッチング素子の導通状態における抵抗値が、電氣的検査において検出しようとする抵抗値と比べて十分に小さなものとなり、データ線間もしくは走査線間のリーク検出が確実に行なえるという効果を奏する。

【0307】本発明の請求項 1 4 に記載のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供

給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、液晶表示パネル駆動時には、前記データ線検査用制御信号線または走査線検査用制御信号線に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子を遮断する電圧がそれぞれ印加される構成である。

【0308】これにより、液晶表示パネルの駆動時、制御信号線には検査用スイッチング素子を遮断する電圧が印加されているので、駆動時の誤動作を防止できるという効果を奏する。

【0309】本発明の請求項 1 5 に記載のアクティブマトリクス型液晶表示パネルは、請求項 1 4 に記載の構成において、前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、データ線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線、及び走査線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線の少なくとも一方が、前記外部回路を駆動するための前記配線の内、接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線に接続されている構成である。

【0310】これは、請求項 1 4 に記載した構成を具体的に提案するものであり、新たに別系統の電源を設けることなく、液晶表示パネル駆動時の誤動作を防止できるという効果を奏する。

【0311】本発明の請求項 1 6 に記載のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線



検査用制御信号線とが配設されていると共に、前記データ線検査用制御信号線または前記走査線検査用制御信号線の信号入力点と、該データ線検査用制御信号線または走査線検査用制御信号線が接続されているデータ線検査用スイッチング素子群または走査線検査用スイッチング素子との間に、抵抗素子が設けられている構成である。

【0312】これにより、制御信号線に流れる静電気による検査用スイッチング素子の破壊を、検査に支障なく防止できるという効果を奏する。

【0313】本発明の請求項17に記載のアクティブマトリクス型液晶表示パネルは、請求項15に記載の構成において、制御信号線と接続された、前記の接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線と、該制御信号線が接続されている検査用スイッチング素子群との間に、抵抗素子が設けられている構成である。

【0314】これは、請求項15に記載した構成において静電気対策を講じたもので、該制御信号線に流れる静電気による検査用スイッチング素子の破壊を、検査に支障なく防止できるという効果を併せて奏する。

【0315】本発明の請求項18に記載のアクティブマトリクス型液晶表示パネルは、請求項16又は17に記載の構成において、抵抗素子は絵素スイッチング素子と同工程で作製された非線形素子である構成である。

【0316】これにより、請求項16又は17に記載の構成による効果に加えて、たとえ過電流によって該抵抗素子が破壊されても、配線自体は同通状態を維持するので、検査用スイッチング素子をオフする電圧を加えることが可能で、検査用スイッチング素子の誤動作を防止して、信頼性の向上が図れる。

【0317】本発明の請求項19に記載のアクティブマトリクス型液晶表示パネルは、請求項18に記載の構成において、非線形素子が複数個直列に接続されている構成である。

【0318】これにより、たとえ上記のように過電流が加わって非線形素子の1つが破壊されたとしても、次段のもので保護抵抗素子としての機能が確保されるので、より確実に検査用スイッチング素子の破壊を防止し、請求項18に記載の構成によるよりもさらに信頼性の向上が図れるという効果を奏する。

【0319】本発明の請求項20に記載のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検

査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が、該外部回路の反対側の辺に設けられている構成である。

【0320】これにより、ドライバ回路周辺のパターン形成に領域的な余裕ができるほか、必要に応じて検査用スイッチング素子を切断することができるという効果を奏する。

【0321】本発明の請求項21に記載のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が遮光されている構成である。

【0322】本発明の請求項22に記載のアクティブマトリクス型液晶表示パネルは、請求項21に記載の構成において、検査用スイッチング素子が、対向基板上に形成された遮光膜に相対して設置されている構成である。

【0323】これにより、検査用スイッチング素子が遮光されているので、該素子を遮断した際の漏れ電流を抑えることができ、液晶表示パネル駆動時の誤動作を防ぎ信頼性上の問題をなくすることができるという効果を奏する。

【0324】本発明の請求項23に記載のアクティブマトリクス型液晶表示パネルは、請求項1ないし22の何れかに記載の構成において、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているものの全ての入力端子と、液晶表示

パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺もしくは対向する2辺に設置されている構成である。

【0325】また、本発明の請求項39に記載のアクティブマトリクス型液晶表示パネルの検査方法は、前記アクティブマトリクス型液晶表示パネルには、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設され、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺もしくは対向する2辺に設置されており、複数の前記アクティブマトリクス型液晶表示パネルが、前記各入力端子が配置される辺と同一の方向に列状に配置してなる母基板に対して、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なう構成である。

【0326】これにより、複数の液晶表示パネルが列状の連なった状態である母基板に関し、上記入力端子が設置された辺のみ対向基板を取り除き、ここに検査用治具を取り付ければ、これら複数の液晶表示パネルに対し同時に検査を行なうことが可能となり、生産性が向上するという効果を奏する。また、検査用の入力端子を同じ辺に配設することで、検査用治具とのコンタクト不良が抑えられるという効果を併せて奏する。

【0327】本発明の請求項24に記載のアクティブマトリクス型液晶表示パネルは、請求項23に記載の構成において、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のそれぞれの入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺の特定領域内で近接して設置されている構成である。

【0328】これにより、請求項23の構成による効果

に加えて、検査用治具への設置時の位置合わせが、検査端子を液晶表示パネルの1辺に配置する場合よりもさらに容易になり、また、実装後に検査端子から静電気が入ったり、不要な信号が入るのを防ぐために検査端子に絶縁テープなどを施す際の作業性も向上するという効果を奏する。

【0329】本発明の請求項25に記載のアクティブマトリクス型液晶表示パネルは、請求項23または24に記載の構成において、液晶表示パネルが完成した段階においては、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のそれぞれの入力端子の導電部分と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子の導電部分とが絶縁体によって覆われている構成である。

【0330】これにより、請求項23または24の構成による効果に加えて、実装後に検査端子から静電気が入ったり、不要な信号が入るのを防ぐことができるという効果を奏する。

【0331】本発明の請求項26に記載のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子は、その閾値が、液晶表示パネルの駆動時において絵素スイッチング素子の閾値よりも高くなるように、液晶パネルの検査後に該データ線検査用スイッチング素子または走査線検査用スイッチング素子の閾値を正極側にシフトさせる処理が施されている構成である。

【0332】これにより、実装終了後の液晶表示パネルの実駆動時において、上記検査用スイッチング素子の閾値を絵素スイッチング素子の閾値よりも高くすることによって、検査用スイッチングにおけるリークを防止できるという効果を奏する。

【0333】本発明の請求項27に記載のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように

複数本配設され、隣接するデータ線間には抵抗素子が配置されており、または、前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置されていると共に、前記各抵抗素子の抵抗値を $r_d$ 、前記データ線の本数を $n$ 、前記検査用表示信号線の本数を $k$ 、前記検査用表示信号線の抵抗値を $R$ とした場合と、前記各抵抗素子の抵抗値を $r_d$ 、前記走査線の本数を $n$ 、前記検査用走査信号線の本数を $k$ 、前記検査用走査信号線の抵抗値を $R$ とした場合との何れにおいても

$$R < (r_d / 8) / (n / k)$$

を満たす構成である。

【0334】本発明の請求項28に記載のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設され、データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設され、走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置されていると共に、前記各抵抗素子の抵抗値を $r_d$ 、各データ線検査用スイッチング素子の抵抗値を $r_{tr}$ 、前記データ線の本数を $n$ 、前記検査用表示信号線の本数を $k$ 、前記検査用表示信号線の抵抗値を $R$ とした場合と、前記各抵抗素子の抵抗値を $r_d$ 、各走査線検査用スイッチング素子の抵抗値を $r_{tr}$ 、前記走査線の本数を $n$ 、前記検査用走査信号線の本数を $k$ 、前記検査用走査信号線の抵抗値を $R$ とした場合との何れにおいても、

$$R < (r_d / 8 - 2 r_{tr}) / (n / k)$$

を満たす構成である。

【0335】これにより、検査用表示信号線および／または検査用走査信号線によって生じる電圧降下の影響を低減し、検査用配線の入力端子に印加される電圧の8割以上をデータ線または走査線に印加することができ、十分な印加電圧が得られるという効果を奏する。

【0336】本発明の請求項29に記載のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に

は、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されており、または、前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、同一の検査用表示信号線に共通に接続されたデータ線間、または同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されている構成である。

【0337】本発明の請求項30に記載のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設されると共に、データ線検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、前記データ線検査用スイッチング素子を介して同一の検査用表示信号線に共通に接続されたデータ線間、または前記走査線検査用スイッチング素子を介して同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されている構成である。

【0338】これにより、同一の抵抗素子で接続されたデータ線または走査線は、共通の検査用表示信号線または検査用走査信号線に接続される。このため、上記抵抗素子は、静電気を逃がす構造を維持しつつも、検査中には電圧がかからず電流が流れないため、検査用表示信号線または検査用走査信号線での電圧降下がなく検査精度がさらに向上するという効果を奏する。

【0339】本発明の請求項31に記載のアクティブマトリクス型液晶表示パネルは、請求項27ないし30の何れかに記載の構成において、前記抵抗素子は絵素スイッチング素子と同工程で作製された非線形素子である構成である。

【0340】これによれば、上記抵抗素子を作製するにあたって、工程の増加を回避することができるという効果を奏する。

【0341】本発明の請求項34に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項5ないし7の何れか1項に記載のアクティブマトリクス型液晶

表示パネルにおいて、前記検査用表示信号線と、検査用走査信号線、および対向基板への信号入力端子との間の電気抵抗を測定しつつ、データ線検査用制御信号線および走査線検査用制御信号線に供給する制御信号を順次切り替えるもので、これにより、データ線統間のリーク欠陥を検出することができる。

【0342】本発明の請求項35に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項3または4に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線に、データ線検査用スイッチング素子を導通するための制御信号を与えつつ、複数の検査用表示信号線間、または検査用表示信号線—共通電極間の電気抵抗を測定する構成である。

【0343】本発明の請求項36に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項5または7に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線および走査線検査用制御信号線に、データ線検査用スイッチング素子および走査線検査用スイッチング素子のそれぞれを導通するための制御信号を与えつつ、複数の検査用表示信号線間、および／または、検査用表示信号線、検査用走査信号線、および共通電極のうちの任意の配線間の電気抵抗を測定する構成である。

【0344】本発明の請求項37に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項6に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線および走査線検査用制御信号線に、データ線検査用スイッチング素子および走査線検査用スイッチング素子のそれぞれを導通するための制御信号を与えつつ、複数の検査用表示信号線間、複数の検査用走査信号線間、ないし／または、検査用表示信号線、検査用走査信号線、および共通電極のうちの任意の配線間の電気抵抗を測定する構成である。

【0345】これにより、任意の配線間のリーク欠陥を検出することができる。

【0346】本発明の請求項38に記載のアクティブマトリクス型液晶表示パネルの検査方法は、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力

する走査線検査用制御信号線とが配設されていると共に、前記液晶表示パネルの検査時には、データ線検査用スイッチング素子または走査線検査用スイッチング素子に光を当てながら検査する構成である。

【0347】これにより、検査時に検査用スイッチング素子に光を当てることにより、該素子の電気抵抗を下げつつ検査用スイッチング素子自体が大型化することを防止することができ、良品率の低下を防ぐことができるという効果を奏する。

【0348】本発明の請求項40に記載のアクティブマトリクス型液晶表示パネルの検査方法は、請求項39に記載の構成において、上記母基板において、隣接する液晶表示パネルの同一種類の検査用配線同士が電気的に接続されている構成である。

【0349】これにより、請求項39の構成による効果に加えて、アライメント後や検査信号入力ピンのずれ等によって検査端子の何カ所において入力のコンタクトが悪くても、同一種類の検査用配線同士が電気的に接続されているため、この接続部分を介して検査用信号が供給され、検査が可能となるという効果を奏する。また、間のセルの検査信号入力ピンを省略したり、信号入力端子のピッチが小さい場合には、隣接セルと交互に入力端子を設けることにより、検査用具の製作コストを削減することもできるという効果を併せて奏する。

【0350】本発明の請求項41に記載のアクティブマトリクス型液晶表示パネルの検査方法は、前記アクティブマトリクス型液晶表示パネルには、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設され、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、複数の前記アクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して、隣接する液晶表示パネルの同一種類の検査用配線同士が電気的に接続されており、前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、隣接パネルの接続方向であって何れの液晶表示パネルにも属しない領域に形成され

ると共に、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なう構成である。

【0351】これにより、複数枚のアクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して検査が行なえるため、検査効率が向上すると共に、検査される液晶表示パネルのサイズ等の規格が異なっても、上記領域に形成される検査用の入力端子の配置位置を同一にすれば、共通の検査用治具を用いて検査を行なうことができるという効果を奏する。

【0352】本発明の請求項42に記載のアクティブマトリクス型液晶表示パネルの検査方法は、前記複数のデータ線に、検査用の表示信号を供給する検査用表示信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、データ線方向に列状に配置してなる母基板に対して、複数のデータ線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用表示信号線に接続されているか、または、前記複数の走査線に、検査用の走査信号を供給する検査用走査信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、走査線方向に列状に配置してなる母基板に対して、複数の走査線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用走査信号線に接続されていると共に、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なう構成である。

【0353】これにより、複数枚のアクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して検査が行なえるため、検査効率が向上すると共に、液晶表示パネルの検査後、上記母基板を個々のパネルに切断することにより、隣接する液晶表示パネルの領域を経由して自パネルの検査用表示信号線（および/または検査用走査信号線）に接続されるデータ線（および/または走査線）が分断される。このため、分断されるデータ線（および/または走査線）に対しては検査用スイッチング素子が不要となり、信頼性上の都合がよくなるという効果を奏する。

#### 【図面の簡単な説明】

【図1】本発明の実施の一形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図2】(a)～(d)は、図1のアクティブマトリクス型液晶表示装置に備えられる液晶表示パネルの点灯検査時に印加される各信号のタイミングチャートである。

【図3】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図4】(a)～(f)は、図3のアクティブマトリクス型液晶表示装置に備えられる液晶表示パネルの点灯検査時に印加される各信号のタイミングチャートである。

【図5】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図6】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図7】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図8】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図9】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図10】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図11】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図12】図11に示すアクティブマトリクス型液晶表示装置における入力保護回路の回路図である。

【図13】図11に示すアクティブマトリクス型液晶表示装置における入力保護回路の回路図である。

【図14】アクティブマトリクス型液晶表示装置を構成するアクティブマトリクス基板の1絵素部の平面図である。

【図15】アクティブマトリクス型液晶表示装置を構成するアクティブマトリクス基板の要部断面図である。

【図16】従来のアクティブマトリクス型液晶表示装置の平面模式図である。

【図17】従来の他のアクティブマトリクス型液晶表示装置の等価回路図である。

【図18】スイッチング素子の特性を示すグラフである。

【図19】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図20】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の母基板の平面模式図である。

【図21】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の母基板の平面模式図である。

【図22】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の母基板の平面模式図である。

【図23】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の母基板において、隣接する液晶パネルの接続部を示す平面模式図である。

【図24】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の母基板の平面模式図である。

【図25】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置において、走査線、検査用走査信号線、および走査線間に接続される抵抗素子の関係を示す説明図である。

【図26】上記図25の一部を示す等価回路図である。

【図27】上記図21の抵抗素子を非線形素子で構成した場合の一例を示す回路図である。

【図28】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置において、走査線、走査線検査用スイッチング素子、検査用走査信号線、および走査線

間に接続される抵抗素子の関係を示す説明図である。

【図29】上記図28の一部を示す等価回路図である。

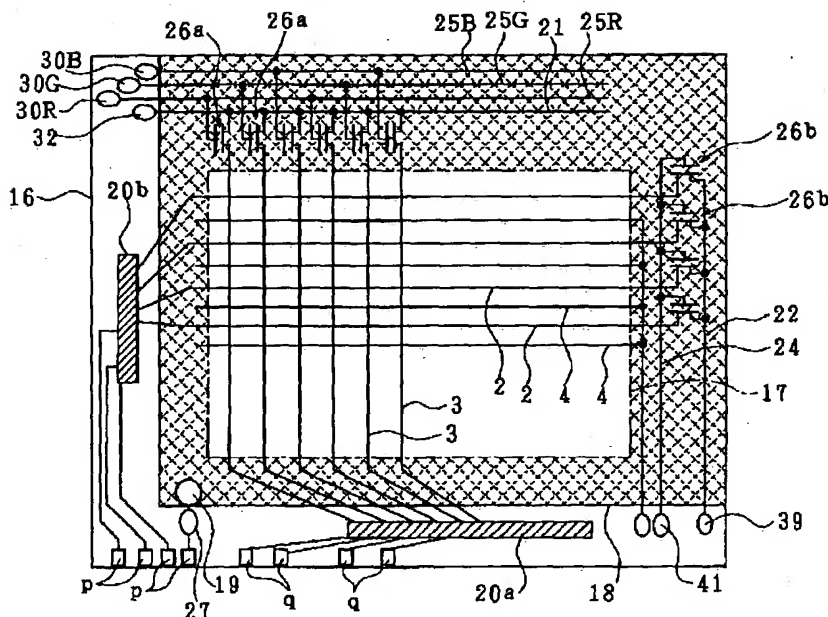
【図30】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置において、走査線、検査用走査信号線、および走査線間に接続される抵抗素子の関係を示す説明図である。

【図31】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置において、データ線、データ線検査用スイッチング素子、検査用表示信号線、およびデータ線間に接続される抵抗素子の関係を示す説明図である。

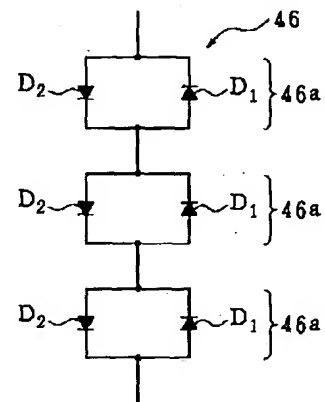
【符号の説明】

- |    |                   |                           |                         |
|----|-------------------|---------------------------|-------------------------|
| 1  | 絵素TFT（絵素スイッチング素子） | 21                        | 検査用表示信号線                |
| 2  | 走査線               | 21R                       | 検査用表示信号線                |
| 3  | データ線              | 21G                       | 検査用表示信号線                |
| 4  | 補助容量配線            | 21B                       | 検査用表示信号線                |
| 7  | 絶縁性基板             | 22                        | 検査用走査信号線                |
| 14 | 絵素電極              | 22a                       | 検査用走査信号線                |
| 16 | アクティブマトリクス基板      | 22b                       | 検査用走査信号線                |
| 18 | 対向基板              | 24                        | 走査線検査用制御信号線             |
| 20 | ドライバ（外部回路）        | 25                        | データ線検査用制御信号線            |
|    |                   | 25R                       | データ線検査用制御信号線            |
|    |                   | 25G                       | データ線検査用制御信号線            |
|    |                   | 25B                       | データ線検査用制御信号線            |
|    |                   | 26a                       | 検査用TFT（データ線検査用スイッチング素子） |
|    |                   | 26b                       | 検査用TFT（走査線検査用スイッチング素子）  |
|    |                   | 32B、32G、32R、39a、39b、40、27 | 検査端子                    |
|    |                   | 44                        | 抵抗素子                    |
|    |                   | 46                        | 入力保護回路（抵抗素子）            |
|    |                   | 78                        | 抵抗素子                    |

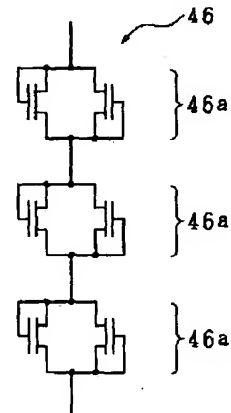
【図1】



【図12】

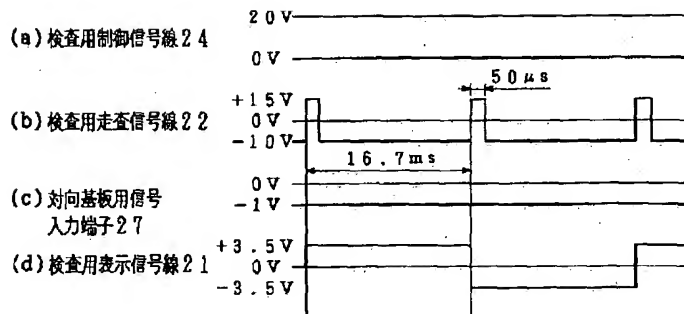


【図13】

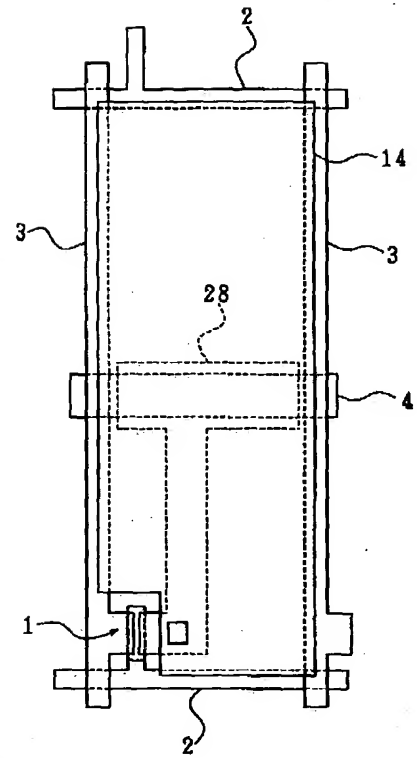




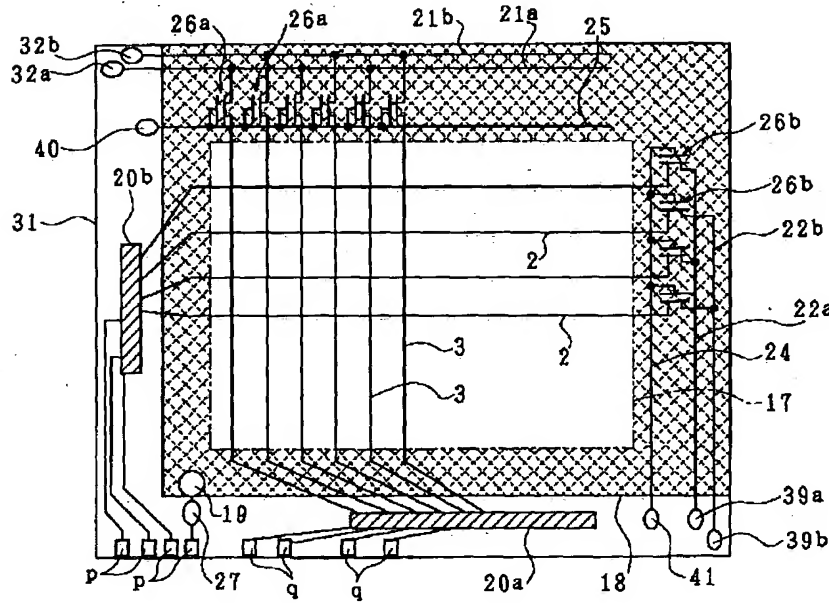
【図 2】



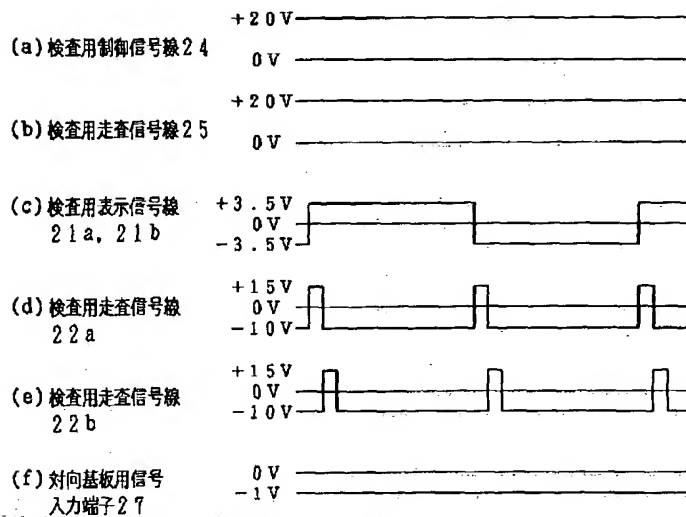
【図 14】



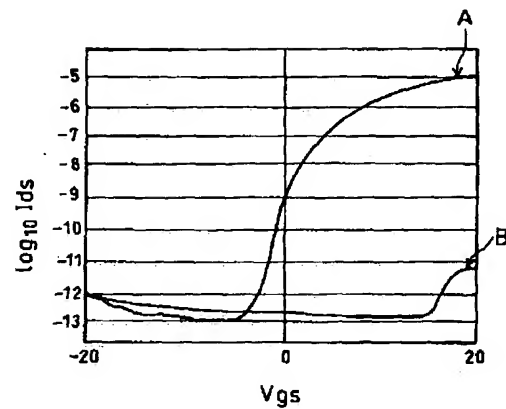
【図 3】



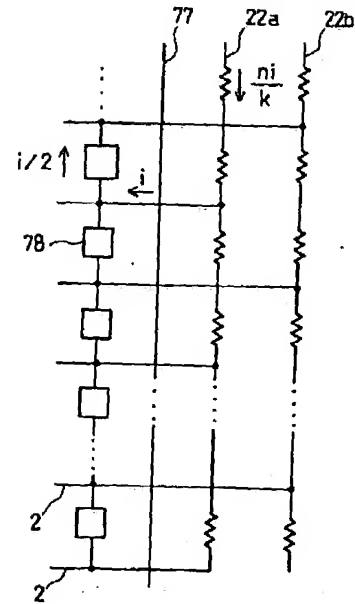
【図 4】



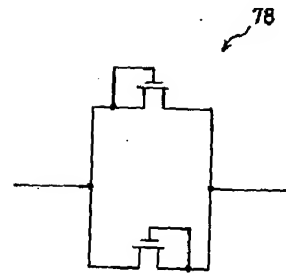
【図 18】



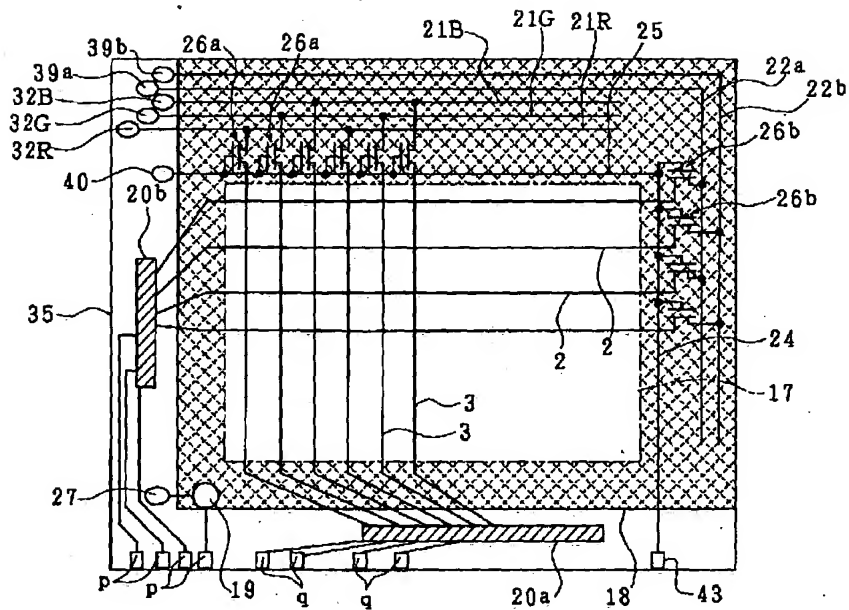
【図 25】



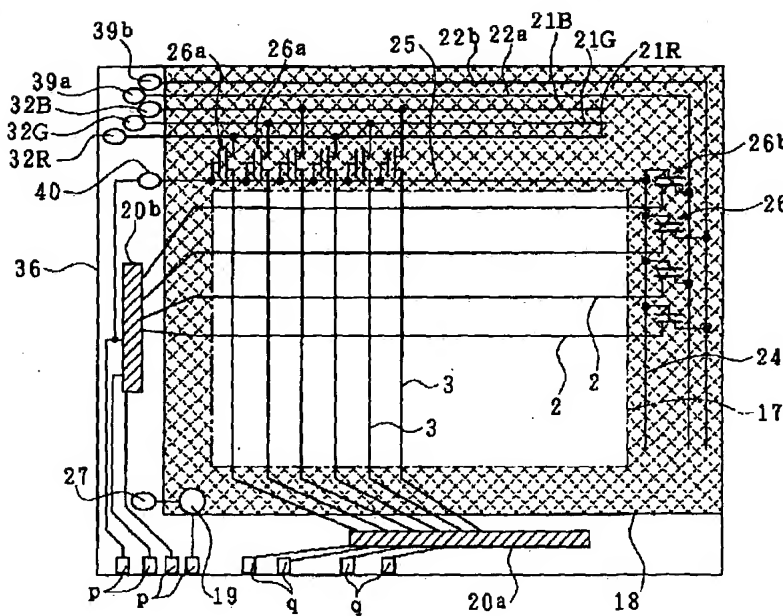
【図 27】



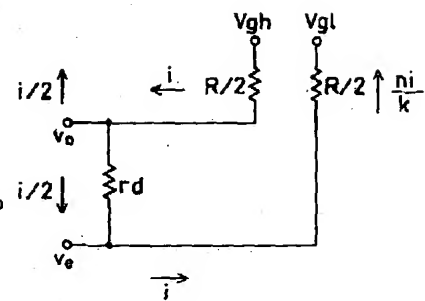
【図 7】



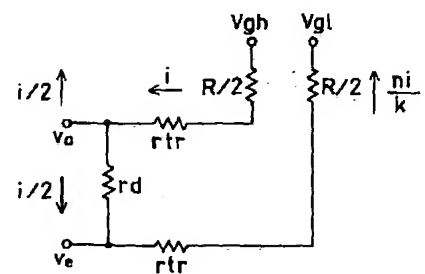
【図 8】



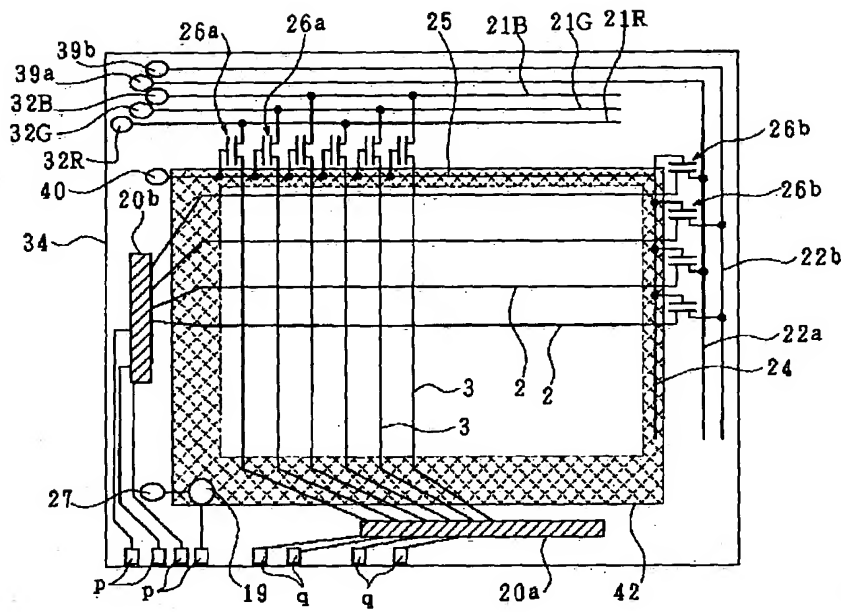
【図 26】



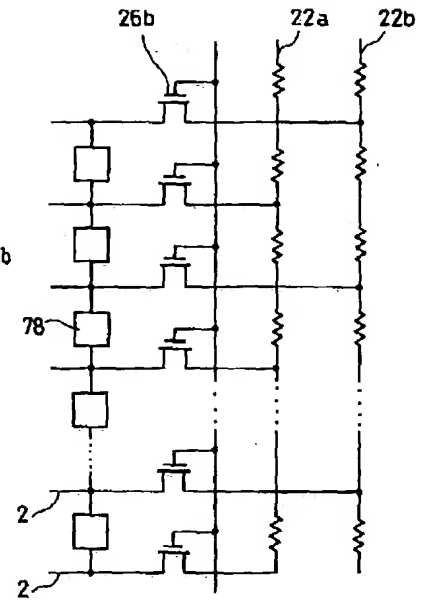
【図 29】



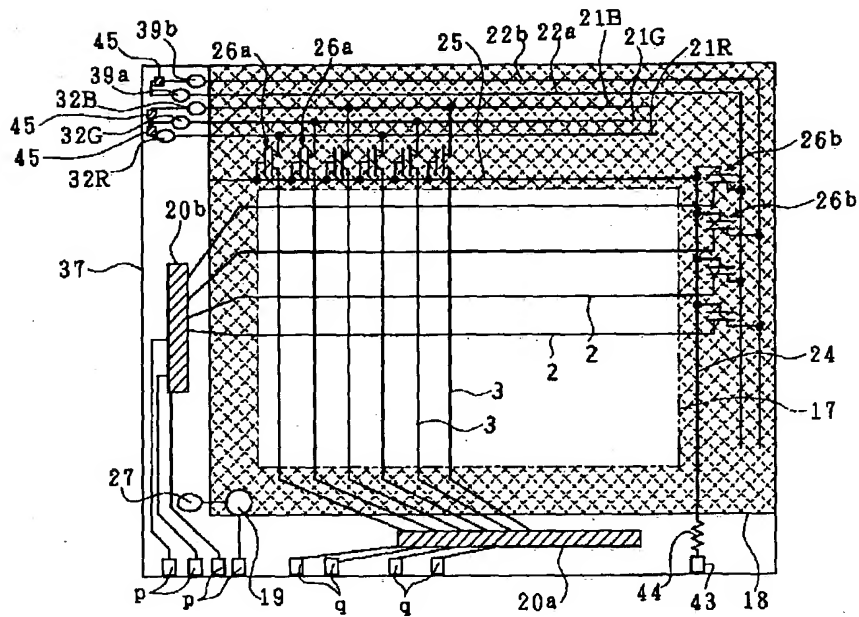
【図9】



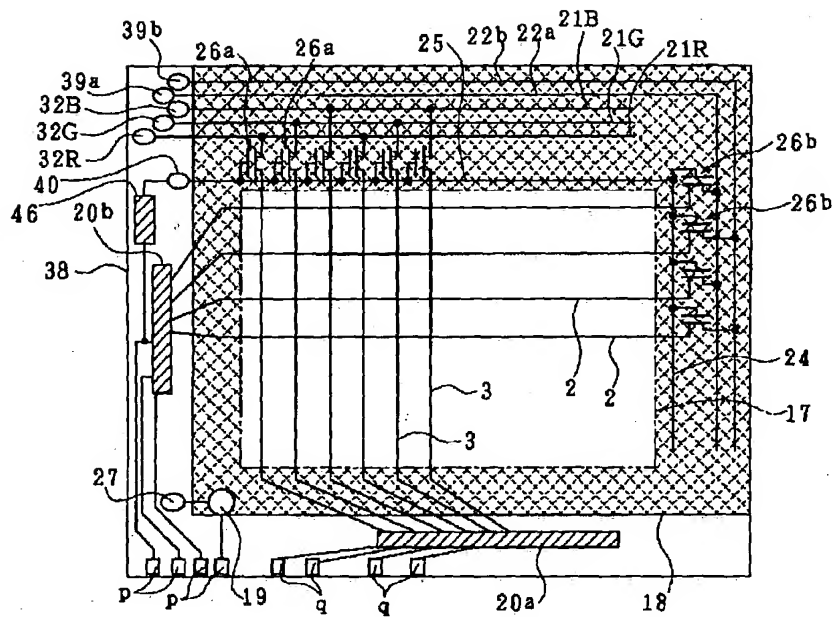
【図28】



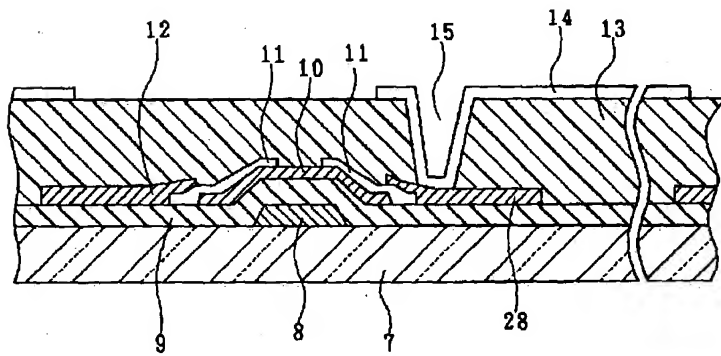
【図10】



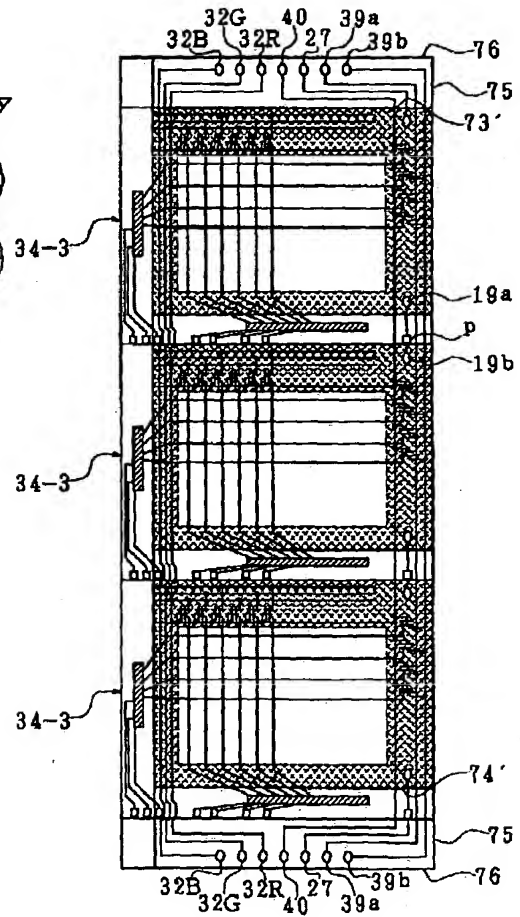
【図11】



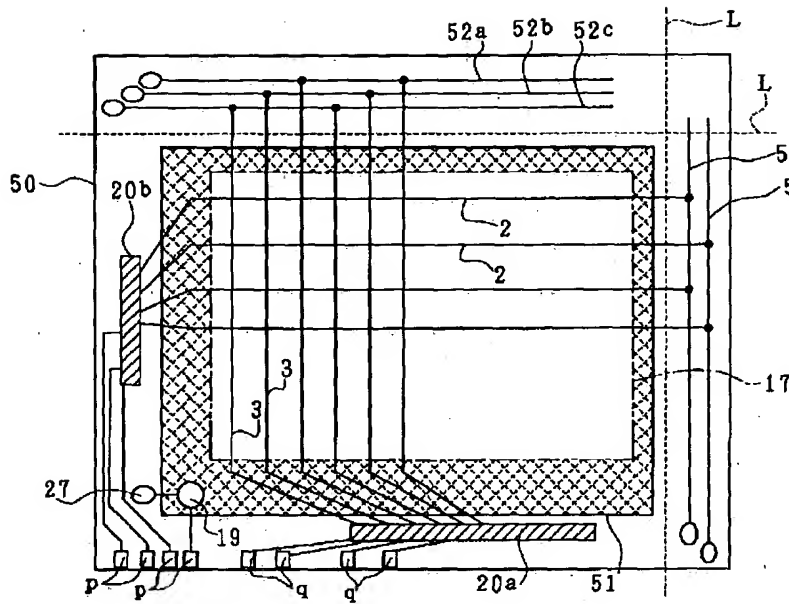
【図15】



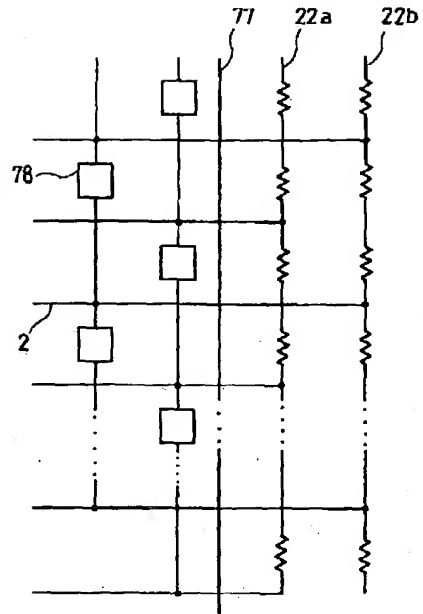
【図22】



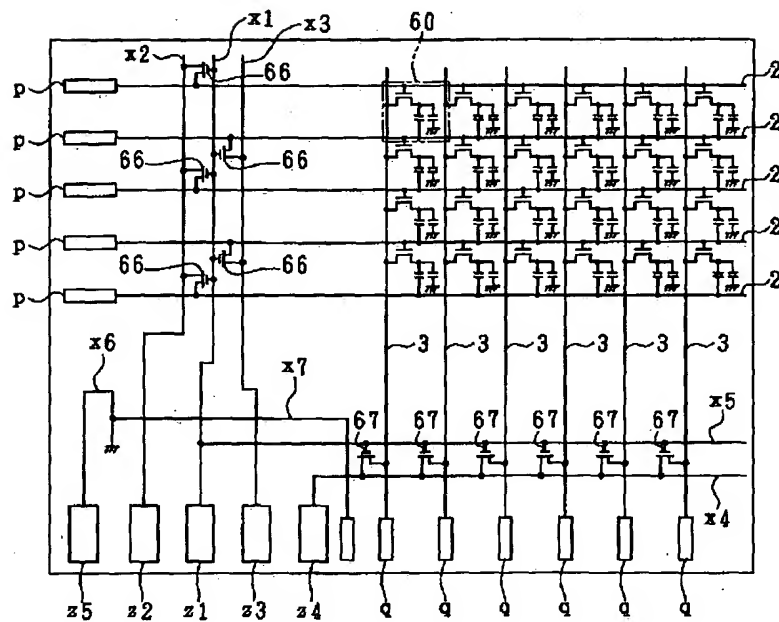
【図 16】



【図 30】

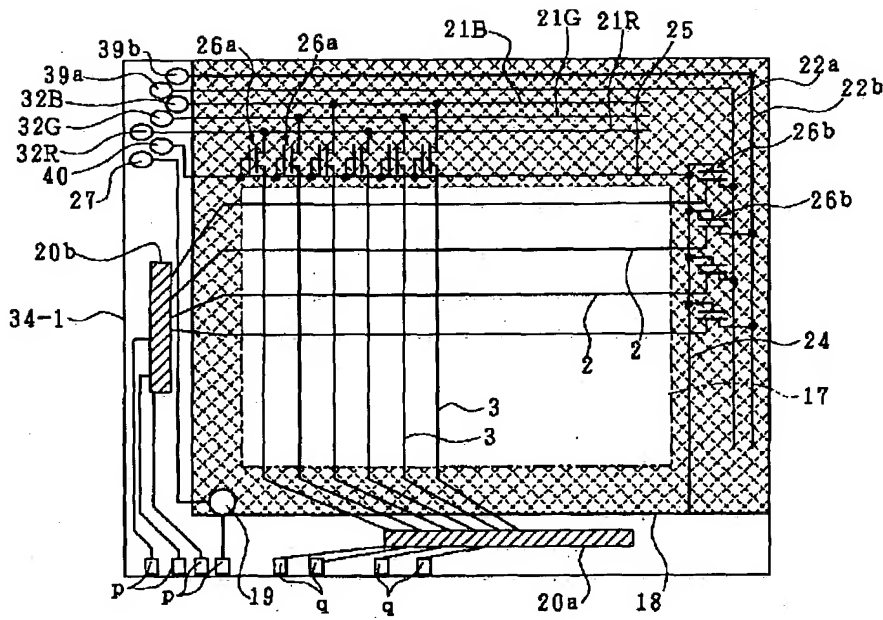


【図 17】

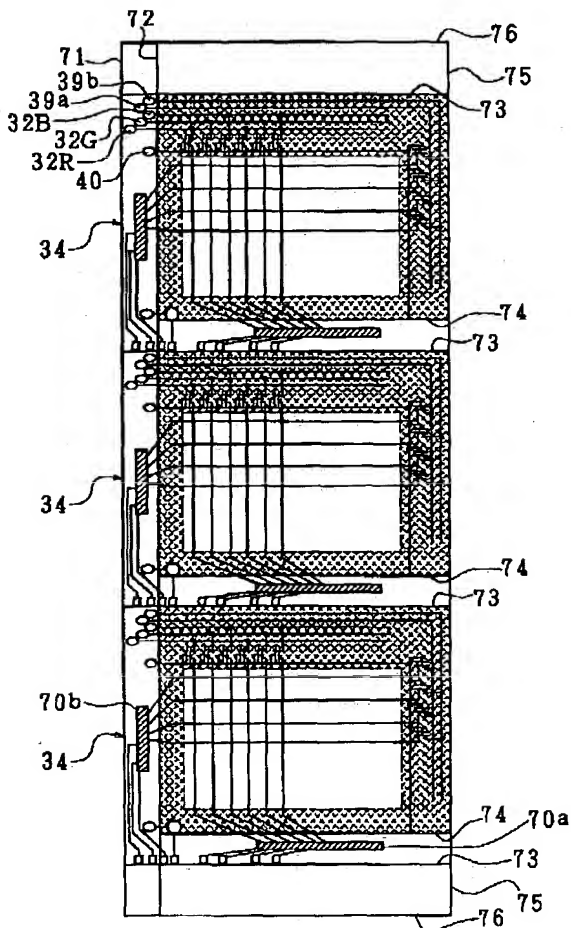




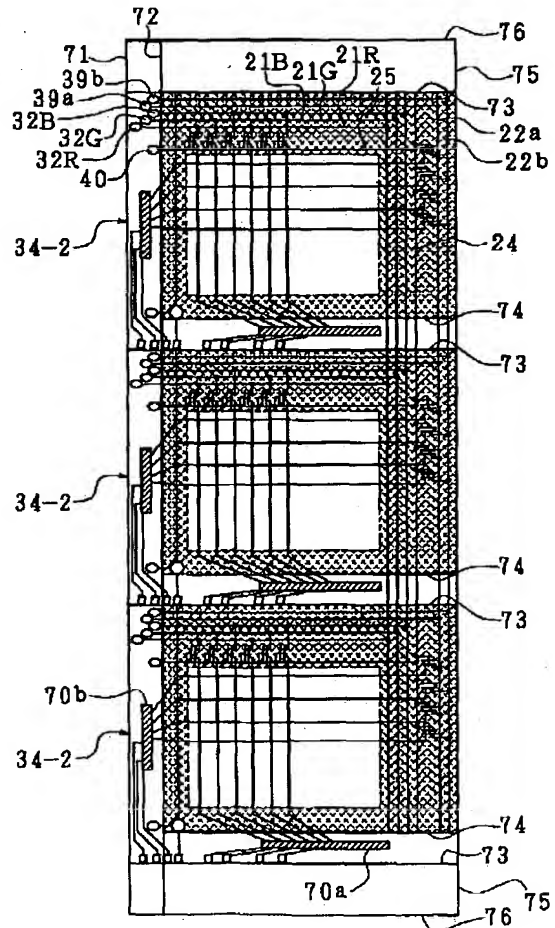
【図19】



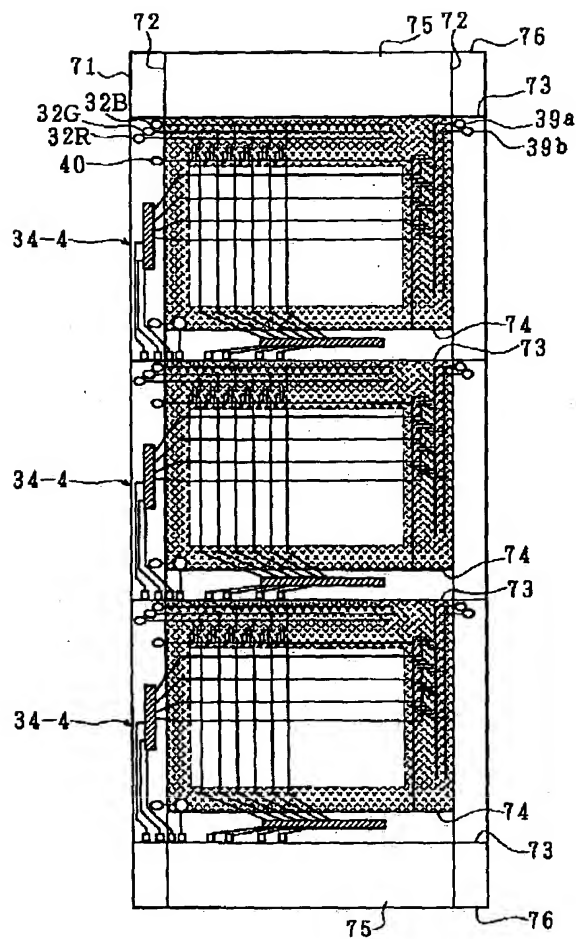
【図20】



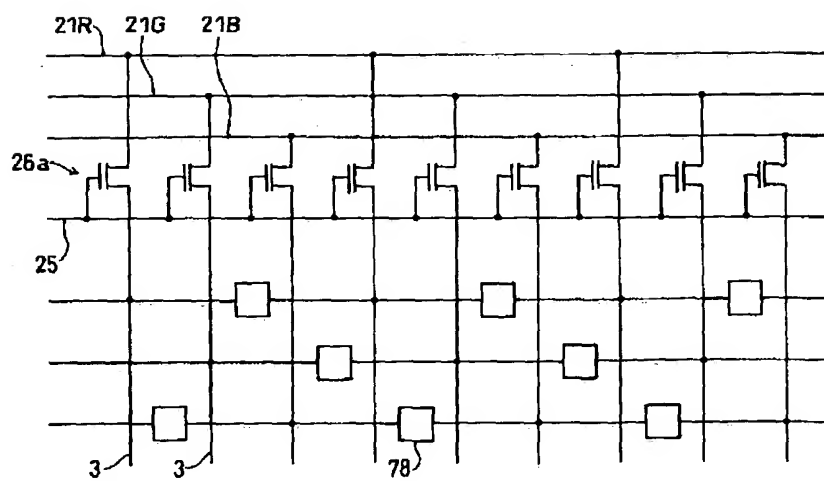
【図21】



【図 24】



【图 3 1】



フロントページの続き

(72)発明者 橘 誠

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内